

# UNIVERSIDADE FEDERAL DA PARAÍBA



CENTRO DE ENERGIAS ALTERNATIVAS E RENOVÁVEIS PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

#### **PLANO DE ENSINO**

1 – IDENTIFICAÇÃO				
Disciplina: TEEE: Projeto de Circuitos Integrados Analógicos CMOS  Código:				
Curso: <b>PPG Engenharia Elétrica</b> C	réditos: 4	Carga Horária: 60 h	Sem. Letivo: 2015.1	
Professor: Antonio Augusto Lisboa de Souza				

### 2 - OBJETIVOS

## 2.1 Objetivo Geral

Desenvolver no aluno a capacidade para a análise e o projeto dos principais blocos constituintes de Cls analógicos (com ênfase em aplicações em baixa frequência).

#### 2.2 Objetivos Específicos

Promover o entendimento de efeitos de segunda ordem dos MOSFETs, e seu impacto no desempenho de circuitos analógicos;

Prover métodos de análise do desempenho de circuitos analógicos com MOSFETs;

Capacitar o aluno para o desenvolvimento estruturado de CIs analógicos CMOS;

Discutir o desempenho de CIs no estado da arte.

### 3 - EMENTA

Introdução ao projeto de CIs analógicos assistido por computador. MOSFETs. Espelho de corrente e tensão de referência. Amplificadores diferenciais. Estágios de saída. Amplificadores operacionais. Osciladores. PLL.

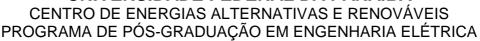
4- CONTEÚDO PROGRAMÁTICO		
4.1 – Unidades de Ensino	4.2 – Previsão Horas/Aula	
Introdução ao projeto de CIs analógicos assistido por computador	8	
MOSFETs	8	
Espelhos de corrente	4	
Tensões de referência	6	
Amplificadores diferenciais	6	
Estágios de saída	4	
Amplificadores operacionais	8	
Osciladores	8	
PLL	8	

# 5- ESTRATÉGIAS (METODOLOGIA DE ENSINO E RECURSOS)

A teoria de cada componente curricular será inicialmente exposta aos alunos, e uma série de exercícios de fixação será proposta. Em seguida, os alunos desenvolverão os circuitos propostos e apresentarão os resultados de desempenho em forma de seminário.



# UNIVERSIDADE FEDERAL DA PARAÍBA





### **6- ATIVIDADES DISCENTES**

A disciplina será desenvolvida com extenso uso de simulações em ambiente de concepção já disponível na UFPB (CADENCE). Além disso, far-se-á uso de um design kit específico em tecnologia CMOS recente, para enventual envio à fabricação dos circuitos desenvolvidos.

## 7- METODOLOGIA DE AVALIAÇÃO

A avaliação do aprendizado se dará pela apreciação da resolução dos exercícios de fixação e dos seminários.

### 8 - BIBLIOGRAFIA

Behzad Razavi. Design of Analog CMOS Integrated Circuits. McGraw Hill Higher Education, 2003.

Paul R. Gray et al. Analysis and Design of Analog Integrated Circuits. Wiley, 2001.

R. Jacob Baker. CMOS Circuit Design, Layout, and Simulation. Wiley-IEEE Press, 2007.

Artigos IEEE selecionados pelo Professor da disciplina.

PROFESSOR DA DISCIPLINA