

Universidade Federal da Paraíba
Centro de Energias Alternativas e Renováveis
Departamento de Engenharia Elétrica

RAFAEL MOURA DUARTE

**SIMULAÇÃO E CONSIDERAÇÕES DE PROJETO DE SISTEMAS
PLC (*POWER LINE COMMUNICATION*)**

João Pessoa, Paraíba
Agosto de 2013

RAFAEL MOURA DUARTE

SIMULAÇÃO E CONSIDERAÇÕES DE PROJETO SISTEMAS
PLC (*POWER LINE COMMUNICATION*)

*Trabalho de Conclusão de Curso submetido
ao Departamento de Engenharia Elétrica da
Universidade Federal da Paraíba como parte
dos requisitos necessários para a obtenção do
título de Engenheiro Eletricista.*

Área de Concentração: Eletrônica / Telecomunicações

Orientador:

Professor Fabrício Braga Soares de Carvalho, M. Sc.

Professor Juan Moisés Maurício Villanueva, D. Sc.

João Pessoa, Paraíba
Agosto de 2013

RAFAEL MOURA DUARTE

SIMULAÇÃO E CONSIDERAÇÕES DE PROJETO DE SISTEMAS PLC

*Trabalho de Conclusão de Curso submetido ao
Departamento de Engenharia Elétrica da Universidade
Federal da Paraíba como parte dos requisitos
necessários para a obtenção do título de Engenheiro
Eletricista.*

Área de Concentração: Eletrônica / Telecomunicações

Aprovado em / /

Professor Antônio Souza Lisboa
Universidade Federal da Paraíba
Avaliador

Professor Euler Cássio
Universidade Federal da Paraíba
Avaliador

Professor Fabrício Braga Soares de Carvalho, M. Sc.
Universidade Federal da Paraíba
Orientador, UFPB

Professor Juan Mauricio Moises Villanueva, D. Sc.
Universidade Federal da Paraíba
Co-orientador, UFPB

Dedico este trabalho à minha família, que sempre me incentivou, aos meus amigos, pelo apoio e pelos conselhos valiosos, professores que, através de suas lições, contribuíram para a minha formação.

AGRADECIMENTOS

Agradeço à minha mãe, Eliana, e ao meu pai, Gilberto, por terem me apoiado ao longo dos meus estudos.

Agradeço aos meus amigos, pelos conselhos e pela paciência.

Agradeço aos meus professores orientadores, Juan Villanueva e Fabrício Soares, pelo suporte.

Enfim, agradeço àqueles que, mesmo não sabendo, ajudaram a construir a minha visão de mundo e a moldar o meu jeito de ser e a minha visão de mundo.

*“Nós almejamos por novas sensações, mas logo nos tornamos indiferentes a elas.
As maravilhas de ontem são coisas comuns hoje em dia.”*

Nikola Tesla

RESUMO

Este trabalho apresenta um modelo de sistema de comunicação PLC (*Power Line Communication*) digital desenvolvido em MATLAB e alguns que circuitos que podem ser usados para implementá-lo. Os parâmetros e modelos foram escolhidos com base em trabalhos publicados em periódicos reconhecidos internacionalmente e trabalhos de conclusão de curso de outros estudantes. A simulação um sistema PLC é importante para compreender como os sinais de comunicação se comportam na rede elétrica (níveis de degradação, efeitos do ruído, dentre outros), e, a partir dessas informações, desenvolver técnicas de processamento de sinais capazes de tornar os sistemas mais inteligentes e eficientes.

Palavras-chave: Modulação, Filtros Digitais, PLC, *Power Line Communication*, DSSS, *Direct Sequence Spread Spectrum*, BPSK, *Binary Phase Shift Keying*, MATLAB.

ABSTRACT

This paper presents a model of digital PLC (Power Line Communication) communication system developed in MATLAB and some circuits that can be used to implement it. The parameters and models were chosen based on papers published in internationally recognized journals and work completion for other students. The simulation system PLC is important to understand how communication signals behave in grid (level of degradation, noise effects, among others), and using this information to develop signal processing techniques capable of making systems smarter and more efficient.

Keywords: MATLAB, Modulation, Digital Filters, BPSK, Binary Phase Shift Keying, DSSS, Direct sequence Spread Spectrum, PLC, Power Line Communication.

LISTA DE ILUSTRAÇÕES

- Figura 2.1. Diagrama representando os componentes do canal de comunicação (EVANS, 2011).
- Figura 2.2. Exemplos de sinais binários transmitidos com as sinalizações (a) ON-OFF, (b) Polar e (c) Bipolar (LATHI, 1989).
- Figura 2.3. Curva de densidade espectral de potência de sinais ON-OFF (LATHI, 1989).
- Figura 2.4. Curva de densidade espectral de potência de sinais polares (LATHI, 1989).
- Figura 2.5. Sinais oscilantes senoidais de 0,5 e 10 Hz e o sinal modulado em amplitude resultante do fenômeno do batimento de ondas.
- Figura 2.6. Espectros dos sinais oscilantes senoidais de 0,5 e 10 Hz e do sinal modulado em amplitude.
- Figura 2.7. (a) Sequência de bits de mensagem, (b) sinal modulado BASK, (c) sinal modulado BPSK, (d) sinal modulado BFSK.
- Figura 2.8. Resposta ao impulso de um filtro passa-faixa FIR de 11ª ordem.
- Figura 2.9. Resposta em frequência de um filtro passa-faixa FIR de 11ª ordem.
- Figura 2.10. Resposta ao impulso de um filtro passa-faixa IIR Butterworth de cinco seções.
- Figura 2.11. Resposta em frequência de um filtro passa-faixa IIR Butterworth de 11ª ordem.
- Figura 2.12. Espectro de uma sequência de espalhamento polar (GUIMARÃES, 2012).
- Figura 2.13. Diagrama de blocos do modulador DSSS (BPSK).
- Figura 2.14. Diagrama de blocos do demodulador DSSS (BPSK).
- Figura 2.15. Curvas relacionando a taxa de erro de bits (BER) e a SNR (GUIMARÃES, 2012).
- Figura 3.1. Portadoras senoidais de 100 kHz original e defasada de 180° e o seu espectro.
- Figura 3.2. Trecho da sequência de bits (ON-OFF NRZ) utilizada para simulador o modulador e o seu espectro.
- Figura 3.3. Trecho do espectro da sequência de bits (ON-OFF) utilizada.
- Figura 3.4. Trecho do espectro da sequência de bits (ON-OFF) com menos repetições.
- Figura 3.5. Sinal modulado BPSK e o seu espectro de interesse.
- Figura 3.6. Trecho da sequência de bits (polar) utilizada para simulador o modulador e o seu espectro.
- Figura 3.7. Sinal resultante do produto do sinal BPSK pela portadora e o seu espectro.
- Figura 3.8. Sinal binário polar original (vermelho), sinal binário polar extraído do sinal BPSK (azul) pelo filtro FIR 1 e o seu espectro.
- Figura 3.9. Sinal binário polar original (vermelho), sinal binário polar extraído do sinal BPSK (azul) pelo filtro FIR 2 e o seu espectro.

Figura 3.10. Sinal binário polar regenerado através de detecção por *threshold*(2 V).

Figura 3.11. Sinais binários FIR 1 e FIR 2 regenerados por *threshold* (2 V).

Figura 3.12: Sinal binário original (azul) e a sequência pseudoaleatória de bits e o seu espectro (vermelho).

Figura 3.13. Sinal binário original codificado pela sequência de chips e o seu espectro.

Figura 3.14. Sinal modulado DSSS e o seu espectro.

Figura 3.15. Sinal binário polar original (vermelho), sinal binário polar extraído do sinal DSSS (azul) pelo filtro FIR 1 e o seu espectro.

Figura 3.16. Sinal binário polar original (vermelho), sinal binário polar extraído do sinal DSSS (azul) pelo filtro FIR 2 e o seu espectro.

Figura 3.17. Sinal binário polar regenerado através de detecção por *threshold*(2 V).

Figura 3.18. Ruído de fundo (*background*) no tempo e o seu espectro.

Figura 3.19. Características de magnitude e fase do filtro IIR utilizado para gerar o ruído de fundo.

Figura 3.20. Ruído de banda estreita composto por duas bandas (1–2 kHz e 7,3–9,2 kHz).

Figura 3.21. Ruído impulsivo assíncrono e o seu espectro

Figura 4.1. Diagrama de blocos resumido de um sistema PLC digital.

Figura 4.2. Esquema do circuito modulador BPSK.

Figura 4.3. Sinal modulado BPSK gerado pelo circuito da Figura 4.2.

Figura 4.4. Esquema do circuito modulador BPSK para uma sequência de bits com sinalização polar.

Figura 4.5. Sinal modulado BPSK gerado pelo circuito da Figura 4.4.

Figura 4.6. Circuito capaz de converter bits ON-OFF em bits polares.

Figura 4.7. Sequências de bits ON-OFF (azul) e polar (vermelha).

Figura 4.8. Modelo simplificado de um transformador não-ideal (RENSBURG, 2003).

Figura 4.9. Circuito de acoplamento com uma indutância e uma capacitância adicionais.

Figura 4.10 Resposta em frequência do circuito de acoplamento.

Figura 4.11. Diagrama de blocos do PLL de Costas.

Figura 5.1. Sinal modulado BPSK atenuado e somado aos sinais de ruído e o seu espectro.

Figura 5.2. Sinal binário polar original (vermelho), sinal binário polar extraído do sinal BSPK com ruído (azul) pelo filtro FIR 1 e o seu espectro.

Figura 5.3. Sinal binário polar original (vermelho), sinal binário polar extraído do sinal BSPK com ruído (azul) pelo filtro FIR 2 e o seu espectro.

Figura 5.4. Sinal binário polar regenerado (do BPSK com ruído) através de detecção por *threshold*(2 V).

Figura 5.5. Sinal binário polar regenerado (do DSSS com ruído) através de detecção por *threshold*(2 V).

LISTA DE ABREVIATURAS E SIGLAS

BASK: *Binary Amplitude Shift Keying*
BFSK: *Binary Frequency Shift Keying*
BPSK: *Binary Phase Shift Keying*
CMOS: *complementary metal-oxide-semiconductor*
DSSS: *Direct Sequence Spread Spectrum*
DEP: *Densidade Espectral de Potência*
FIR: *Finite Impulse Response*
FPGA: *Field-Programmable Gate Array*
FSK: *Frequency Shift Keying*
IIR: *Infinite Impulse Response*
NRZ: *NonReturn to Zero*
PLC: *Power Line Communication*
PLL: *Phase-Locked Loop*
PSD: *Power Spectral Density*
PSK: *Phase Shift Keying*
RZ: *return-to-zero*
VCO: *Voltage-Controlled Oscillator*

SUMÁRIO

Agradecimentos.....	v
Resumo.....	vii
Abstract.....	viii
Lista de Ilustrações.....	ix
Lista de Abreviaturas e Siglas.....	xii
Sumário.....	xiii
1 Introdução.....	14
2 Fundamentação Teórica.....	17
2.1 A Rede Elétrica como um Canal de Comunicação.....	17
2.2 Sinalizações.....	19
2.3 Modulação Digital.....	21
2.4 Filtros Digitais.....	26
2.5 Modulação DSSS.....	29
3 Simulações.....	32
4 Circuitos.....	45
5 Resultados.....	54
6 Conclusão.....	57
Bibliografia.....	58
APÊNDICE A – Projeto de Filtros Digitais com MATLAB.....	60

1 INTRODUÇÃO

PLC (*Power Line Communication*) é um conceito de comunicação através da rede elétrica. Sistemas PLC podem ser aplicados à telemetria (medição à distância) ou à transmissão de sinais de TV e internet, dentre outras aplicações, dispensando a instalação e a manutenção de cabeamento desnecessário. Os sinais PLC e de potência devem ser capazes de coexistir na rede elétrica. Esta, no entanto, constitui um canal de comunicação hostil, caracterizando-se por altos níveis de ruído e por não ter uma impedância fixa, uma vez que dispositivos são conectados e desconectados a ela o tempo todo. A própria impedância dos cabos, por si só, já é um fator limitante da distância que o sinal pode percorrer. Ela não está concentrada em um ponto da rede elétrica, ou seja, aumenta ao longo do caminho, tornando a atenuação cada vez maior à medida que a distância percorrida aumenta (CARVALHO, 2006).

Os sistemas PLC podem ser subdivididos em dois tipos: PLC *indoor* e PLC *outdoor*. Os sistemas PLC *indoor* são aqueles que operam em locais fechados, onde geralmente não existem transformadores e as distâncias percorridas pelos sinais de comunicação são mais curtas. Aplicações *outdoor*, por sua vez, funcionam em locais abertos, e, portanto, são mais complexas, envolvendo muitas outras fontes de ruído (como, por exemplo, raios solares e descargas elétricas, comuns em descampados) e de atenuação (transformadores e grandes distâncias para transmissão). A presença de transformadores ao longo do percurso em sistemas *outdoor* é um dos maiores obstáculos à transmissão do sinal PLC única e exclusivamente através dos cabos de energia, uma vez que atenuam fortemente o sinal (principalmente os de alta frequência). Felizmente, hoje já existem várias soluções para esse problema (PARENTE, 2011), envolvendo outras tecnologias de comunicação (fibra ótica e comunicação sem fio, por exemplo).

Os sistemas PLC podem ser compostos pelos seguintes equipamentos (PARENTE, 2011):

- Injetor: converte os dados do formato PLC para o formato da Internet.

- Repetidor: reduz os efeitos da atenuação e do ruído, renovando o sinal degradado. Dependendo da aplicação, pode ser necessário dispor de um repetidor a cada 300 – 500 m.
- Extrator: ajuda o sinal a contornar o transformador MT (média tensão)/BT (baixa tensão).
- Modem: conecta os equipamentos de comunicação à rede. Possui saídas USB ou Ethernet, funções de modulação e codificação, filtros encarregados de isolar o sinal de informação do sinal de potência, etc.
- Adaptadores: usados principalmente em redes *indoor*. Servem para conectar diversos aparelhos entre si.
- Concentrador: “distribui” os sinais provenientes da rede PLC entre um grupo de consumidores através de outro canal de comunicação. Geralmente são aplicados em sistemas *LastMile Access*.

Sistemas PLC *LastMile Access* são aqueles em que inexistente a transmissão através da rede elétrica de baixa tensão. Ao chegar no final da rede de média tensão, o sinal de comunicação é resgatado por um concentrador e distribuído aos consumidores, geralmente sob a forma de sinal *WiFi*. Outro tipo de sistema PLC é o *LastInch Access*, que termina dentro de ambientes prediais. Através da criação de uma rede interna (*in-home*), capaz de conectar diversos dispositivos, possibilita a transformação de tomadas em pontos de acesso.

Vários países já contam com algum tipo de legislação relacionada às comunicações PLC. Na Europa, por exemplo, algumas bandas da rede já estão reservadas à exploração comercial (SHAVER, 2009). Países como o Brasil (através da resolução 527 da Anatel, de 8 de abril de 2009) e a China começam a regulamentar o seu uso comercial. Acredita-se que, no futuro, a tecnologia PLC será amplamente aplicada a redes inteligentes (*smart grid*). Hoje, no entanto, a tecnologia ainda não está sendo devidamente explorada.

A necessidade de conhecer as possíveis distorções e atenuação às quais os sinais de comunicação são submetidos na rede elétrica tem levado muitos pesquisadores a desenvolver estudos. Modelos para o ruído (NASSAR, 2012; PAGANI, 2012) e para o canal (PAGANI, 2012; WENQUING, 2012) em diferentes cenários e faixas de frequência foram desenvolvidos. Sistemas PLC veiculares, por exemplo, têm

recebido bastante destaque (CORTES, 2012; PARK 2012) nos últimos anos. Diferentes esquemas de modulação também têm sido experimentados (NOSATO, 2012).

Um dos objetivos deste trabalho é reunir uma parte do conhecimento acerca da rede elétrica para simular um sistema PLC digital, ou seja, um sistema que se utiliza de um esquema de modulação digital e técnicas de processamento digital de sinais, para reduzir os efeitos do ruído e permitir o desenvolvimento de comunicações mais rápidas por meio da rede elétrica. O segundo objetivo é sugerir e desenvolver circuitos capazes de realizar a transmissão e a recepção de sinais nesse tipo de sistema.

Além desta introdução, o corpo do texto do presente trabalho está subdividido em três capítulos e uma conclusão:

- No capítulo 2, a fundamentação teórica apresenta os tipos mais simples de modulação digital (BPSK, BASK e BFSK), tipos de sinalização (sinais binários): ON-OFF, polar e bipolar, os dois tipos de filtros digitais (FIR e IIR), o conceito de modulação DSSS e uma descrição dos tipos de ruído característicos dos sistemas PLC.
- No capítulo 3 descreve-se o problema. São descritas as condições de simulação e as soluções (critérios e considerações de projeto) adotadas. A escolha dos parâmetros é justificada tendo em vista as soluções para os problemas do sistema (níveis de ruído, atenuação, etc.).
- O capítulo 4 apresenta circuitos que podem ser usados para implementar sistemas PLC digitais. O seu funcionamento é explicado através de gráficos e equações.
- O capítulo 5 contém os resultados das simulações. Esses resultados são analisados com base na teoria apresentada no primeiro capítulo.
- Por fim, no capítulo 6, são elencados as conclusões e os conhecimentos adquiridos ao longo do desenvolvimento deste trabalho, bem como as perspectivas de trabalhos futuros.

Além dos capítulos citados acima, também fazem parte do trabalho um apêndice, sobre projeto de filtros com o software MATLAB.

2 FUNDAMENTAÇÃO TEÓRICA

2.1 A REDE ELÉTRICA COMO UM CANAL DE COMUNICAÇÃO

A rede elétrica é pode ser subdividida em três partes: redes de baixa tensão (120 a 220 V), de média tensão (1 a 69 kV) e de alta tensão, também conhecidas como linhas de transmissão de alta tensão (155 a 765 kV). As redes de alta tensão conectam as usinas de geração de energia às subestações, onde começam as redes de média tensão. A rede de média tensão, por sua vez, transporta a energia elétrica para as edificações, que dispõem de redes de baixa tensão (PARENTE, 2011).

Na primeira metade do século 19, um engenheiro inglês chamado Edward Davy propôs a telemetria de medidores de eletricidade. Ele conseguiu patentear uma técnica de medição através da rede elétrica em 1897. Contudo, os primeiros sistemas PLC foram implementados apenas em 1950, pelas companhias de distribuição de energia, que os utilizavam para acionar automaticamente os sistemas de iluminação pública. Àquela época esses sistemas eram conhecido como *ripplecontrol*, e operavam com frequências de portadora de 100 a 1000 Hz (CARCELLE, 2006).

A ideia da comunicação através da rede elétrica foi adaptada a outras aplicações de automação (residencial e industrial) e, mais recentemente, a aplicações de telecomunicações (internet, TV, etc.). A diversificação das aplicações dos sistemas PLC suscitou novos desafios e preocupações. Agora seria necessário conhecer o comportamento do canal e os níveis de ruído para uma faixa de frequências mais ampla, da ordem de quiloHertz, ou mesmo mega-Hertz, para projetar adequadamente os sistemas PLC, garantindo uma taxa de erros de recepção razoável.

Nas últimas décadas, em todo o mundo, diversos estudos acerca do ruído presente na rede elétrica foram publicados para modelar a rede elétrica (que é de natureza não-linear e variante no tempo). Antes de se aprofundar no projeto e simulação de sistemas PLC é importante conhecer alguns desses estudos e modelos, bem como as condições sob as quais eles são válidos e as suas restrições.

Estudos constataram que uma linha de transmissão pode ser modelada por uma indutância. Quando a impedância de carga é suficientemente pequena, a comunicação se dá em apenas uma fase e o percurso é menor que $1/8$ do comprimento de onda do sinal.

Esse modelo simplificado revela que a atenuação se torna mais acentuada para frequências elevadas. Para uma residência, a atenuação provocada pela rede, durante 96% do tempo, é algo entre 6 e 54 dB, para frequências em torno de 100 kHz (SUTTERLIN, 2000).

O problema do ruído tem origem principalmente nas interferências eletromagnéticas externas e nos picos de corrente injetados na rede pelos dispositivos a ela conectados. Ele pode ser contornado, em parte, através do uso de modulações digitais mais robustas, como a PSK (*Phase Shift Keying*) e a FSK (*Frequency Shift Keying*). Em contrapartida, se sinais de alta frequência forem transmitidos pela rede, a radiação eletromagnética emitida por ela pode ser captada por equipamentos de radiofrequência, o que também não é desejável.

Um dos marcos do estudo do ruído em sistemas PLC foi a publicação, no ano 2000, do artigo *An Analysis of the Broadband Noise Scenario in Powerline Networks*, de autoria de Manfred Zimmerman e Klaus Dostert. Nesse trabalho, os autores classificaram o ruído dos sistemas PLC em cinco tipos:

- Ruído de Fundo (*background noise*): resulta da soma de diversas fontes de ruído de baixa potência e baixa frequência. A sua densidade espectral de potência pode ser aproximada pela seguinte equação (MYLNEK, 2010):

$$A(f) = A_{\infty} + A_0 e^{-f/f_0} \quad (1)$$

Onde A_{∞} é a DEP de altas frequências, enquanto A_0 é a DEP na frequência de pico f_0 .

- Ruído de banda estreita (*narrowband noise*): sinais modulados transmitidos em faixas de ondas curtas e médias que são captados pela rede elétrica. Podem ser modeladas (MYLNEK, 2010; KATAYAMA, 2006) como bandas de frequência compostas por sinais senoidais

$$n(t) = \sum_{i=1}^N A_i(t) \sin(2\pi f_i t + \varphi_i) \quad (2)$$

Onde as amplitudes, por questão de simplicidade, são iguais, enquanto as fases são geradas aleatoriamente, segundo uma distribuição uniforme $[0, 2\pi]$.

- Ruído impulsivo assíncrono (*asynchronous noise*): consiste nos transitórios de processos de chaveamento de dispositivos conectados à rede. Podem ter duração da ordem de milissegundos.

- Ruído impulsivo síncrono periódico (*periodicsynchronousnoise*): consistem em impulsos de curta duração, que acontecem em frequências entre 50 e 100 Hz. O seu espectro tende a decair para frequência fora dessa banda. É causado principalmente pelo chaveamento de conversores.
- Ruído impulsivo periódico assíncrono (*periodicasynchronousnoise*): Causado principalmente pelo chaveamento de fontes de alimentação, o seu espectro é formado por bandas de linhas discretas. No tempo, esse ruído se apresenta como “pacotes” de impulsos.

Os espectros de ambas as formas de ruído estão ilustrados no diagrama da rede da Figura 2.1. Apesar de treze anos terem se passado desde a publicação do trabalho de Zimmerman, o estudo de ruído ainda é uma das principais linhas de pesquisa em sistemas PLC. A grande diferença é que hoje em dia se estuda o comportamento do ruído para faixas de frequência e ambientes específicos.

Muitos trabalhos foram dedicados à modelagem do canal, utilizando, por exemplo, filtros digitais (WELLING, 2011) e considerando a existência de múltiplos caminhos (ZIMMERMAN, 2002). Essas sofisticadas aproximações podem fornecer modelagens realistas do canal, provocando tanto a atenuação quanto o atraso característicos de tais canais em função da frequência. Tais modelos, no entanto, não serão estudados a fundo neste trabalho.

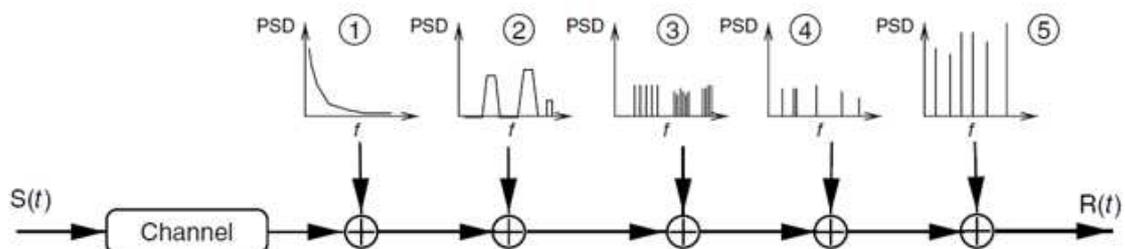


Figura 2.1. Diagrama representando os componentes do canal de comunicação (EVANS, 2011).

2.2 SINALIZAÇÕES

A principal diferença entre sinais analógicos e digitais diz respeito ao fato de que os sinais analógicos podem assumir qualquer valor ao longo do tempo (2, 0,01, 1.000, etc.), enquanto os digitais só podem assumir um número finito de valores. Cada valor que um sinal pode assumir ao longo do tempo é chamado de símbolo. Sinais que podem

assumir dois valores ao longo do tempo (0 e 5 V, por exemplo), são conhecidos como sinais binários, e às unidades de informação (menores elementos) que compõem esses sinais dá-se o nome de bits. Sinais binários podem ter mais que apenas dois símbolos. Basta que cada símbolo seja composto por mais de um bit, resultando em até 2^n de bits símbolos (LATHI, 1989).

Sinais binários podem assumir diversas formas ao serem transmitidos. Essas formas são conhecidas como códigos de linha, ou simplesmente sinalizações. As mais conhecidas são as sinalizações ON-OFF, polar e bipolar (Figura 2.2). A sinalização é ON-OFF quando os valores assumidos pelo sinal são zero e outro valor qualquer ρ , geralmente positivo. Na sinalização polar os valores que o sinal pode assumir são iguais em módulo e têm sinais opostos. A sinalização bipolar, também conhecida como pseudoternária, possui três símbolos: o zero, um valor ρ e um valor $-\rho$. Porém, os valores ρ e $-\rho$ têm o mesmo significado: o '1' lógico, que assumirá os valores ρ e $-\rho$, alternadamente. Isso serve para reduzir os erros de detecção de bit no receptor.

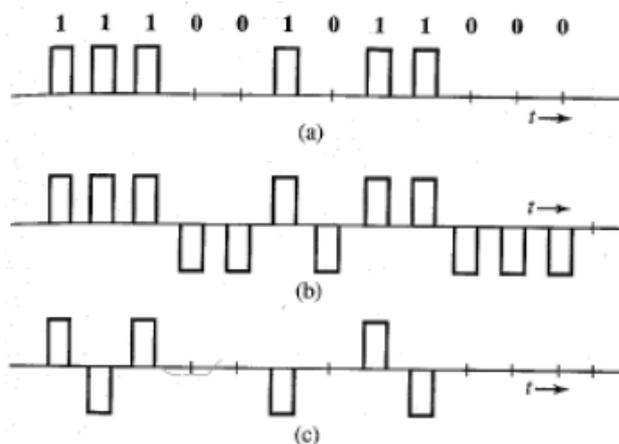


Figura 2.2. Exemplos de sinais binários transmitidos com as sinalizações (a) ON-OFF, (b) Polar e (c) Bipolar (LATHI, 1989).

A literatura especializada fornece diversas informações acerca de cada sinalização. Uma das informações mais valiosas é o formato da curva da densidade espectral de potência (DEP) de cada sinalização, para sinais binários compostos por pulsos retangulares RZ (*return-to-zero*) *half-width* (que passam metade do tempo de duração do bit em zero, independentemente do seu valor). Matematicamente, as densidades espectrais de potência (ilustradas nas Figuras 2.3 e 2.4) dos sinais ON-OFF e polar transmitidos a uma taxa de bits T_o são dadas por:

$$S_{ON-OFF}(\omega) = \frac{T_o}{16} \text{sinc}^2\left(\frac{\omega T_o}{4\pi}\right) \left[1 + \frac{2\pi}{T_o} \sum_{n=-\infty}^{\infty} \delta\left(\omega - \frac{2\pi n}{T_o}\right)\right] \quad (3)$$

$$S_{Polar}(\omega) = \frac{T_o}{4} \text{sinc}^2\left(\frac{\omega T_o}{4\pi}\right) \quad (4)$$

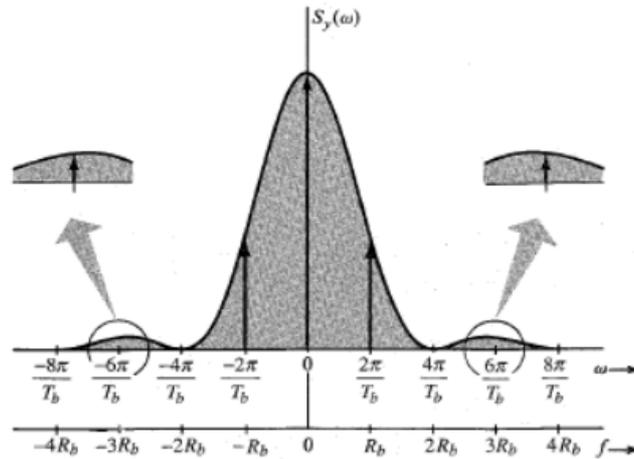


Figura 2.3. Curva de densidade espectral de potência de sinais ON-OFF (LATHI, 1989).

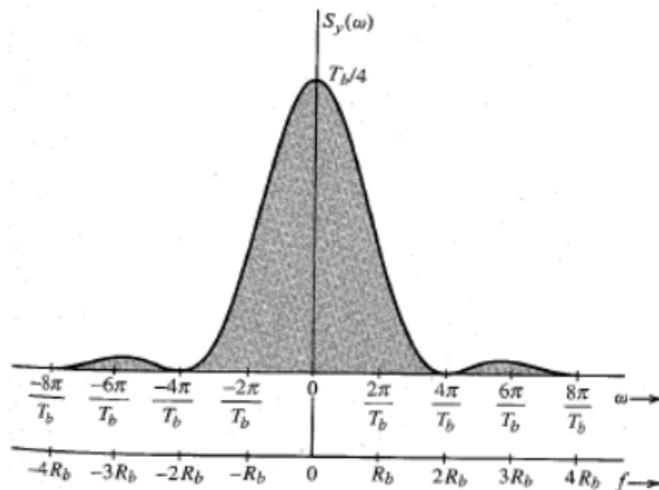


Figura 2.4. Curva de densidade espectral de potência de sinais polares (LATHI, 1989).

A partir das curvas de DEP é possível afirmar que a larguras de banda essencial de sinais ON-OFF e polar RZ *half-widths* são iguais à largura de banda dos primeiros lóbulos das funções $\text{sinc}(x)$: $2f_o$.

2.3 MODULAÇÃO DIGITAL

Nos primórdios das comunicações sem fio os cientistas e os engenheiros se depararam com uma grande limitação prática: para transmitir ou receber sinais oscilantes era necessário que as dimensões das antenas utilizadas se equiparassem (as proporções dependem do tipo de antena) ao seu comprimento de onda. Sinais de baixa frequência possuem grandes comprimentos de onda, e, portanto, necessitam de antenas enormes para realizar transmissões sem fio. Um sinal de 10 Hz, por exemplo, possui um comprimento de onda ($\lambda = c/f$) de 30.000.000 m.

Para resolver o problema das antenas, os pesquisadores decidiram aplicar um fenômeno da natureza conhecido como batimento de tons. O batimento ocorre quando duas ondas sonoras de frequências diferentes chegam a um mesmo destino simultaneamente. Uma delas, de mais baixa frequência (conhecida como modulante), atua como um envelope para a outra, de frequência mais elevada (onda portadora), variando a sua amplitude. Por isso, esse fenômeno (ilustrado na Figura 2.5) também é conhecido como modulação em amplitude (NUSSENZVEIG, 1996).

Um sinal modulado em amplitude pode ser obtido artificialmente através do produto de sinais de alta frequência por sinais de baixa frequência. O produto no domínio do tempo corresponde, no domínio da frequência, a uma convolução. Portanto, o espectro do sinal modulado em amplitude (Figura 2.6) consiste em duas cópias do espectro do sinal modulante em torno da frequência da portadora. Esse é apenas um dos tipos de modulação em amplitude, conhecido como modulação AM-DSB SC (modulação em amplitude com duas bandas laterais e portadora suprimida).

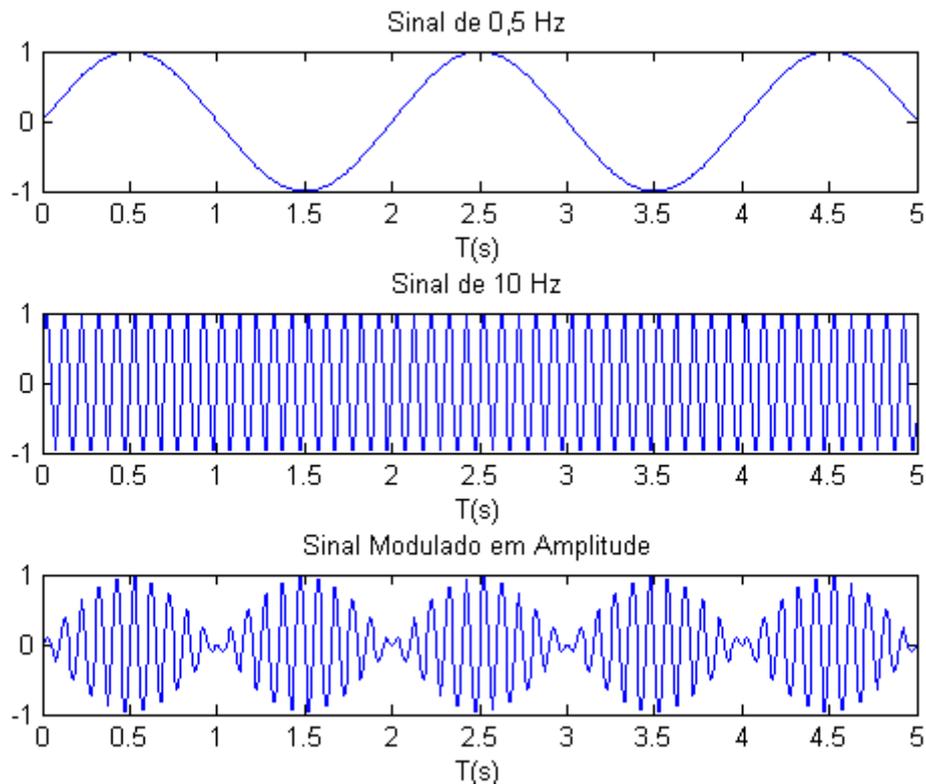


Figura 2.5. Sinais oscilantes senoidais de 0,5 e 10 Hz e o sinal modulado em amplitude resultante do fenômeno do batimento de ondas.

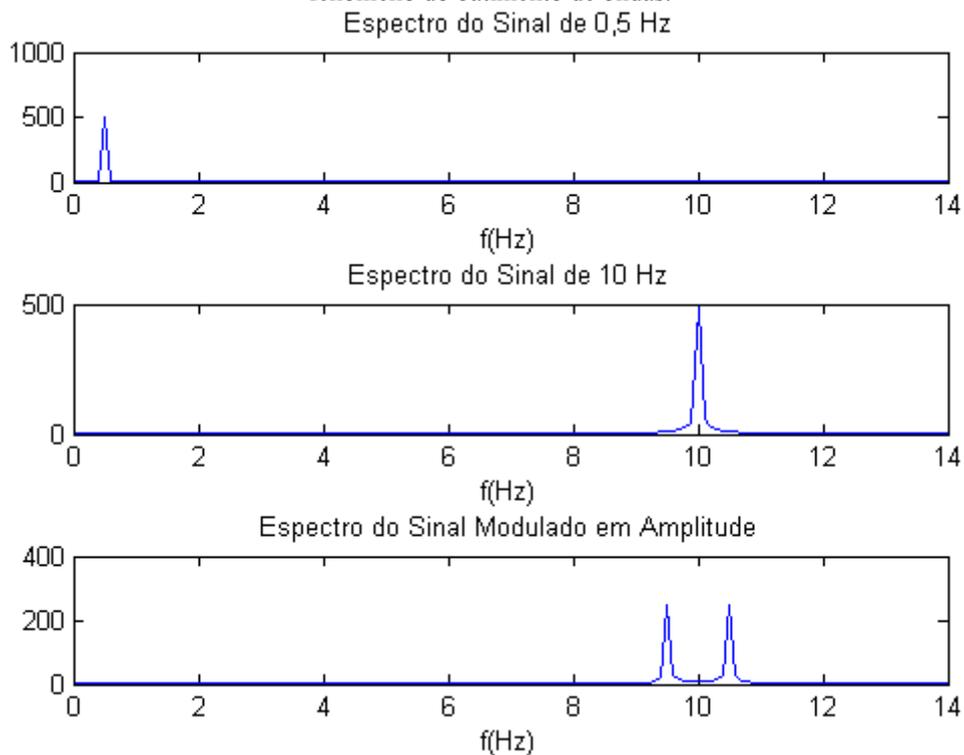


Figura 2.6. Espectros dos sinais oscilantes senoidais de 0,5 e 10 Hz e do sinal modulado em amplitude.

Além da modulação em amplitude, existem mais dois tipos de modulação de portadoras senoidais, em fase e em frequência. Essas modulações são mais robustas que a modulação em amplitude, uma vez que a informação é transportada através de

variações de fase e de frequência, dois parâmetros pouco suscetíveis aos danos causados pelo ruído. Em contrapartida, os processos de geração de sinais modulados em fase e em frequência são mais complexos que os de geração de sinais modulados em amplitude.

As modulações digitais mais simples (apresentadas na Figura 2.7) são a BPSK (2-PSK), a BASK (2-ASK) e a BFSK (2-FSK). A BPSK (*BinaryPhase Shift Keying*) consiste em variar a fase da portadora senoidal entre dois valores, geralmente defasados de 180°, dependendo do valor do bit. A BASK (*Binary Amplitude Shift Keying*) consiste em variar o valor da amplitude da portadora entre dois valores ρ_1 e ρ_2 . E, finalmente, a BFSK consiste em variar a frequência da portadora entre dois valores, $f_o + \Delta f_1$ e $f_o - \Delta f_2$. A fim de gerar o sinal BFSK (*BinaryFrequency Shift Keying*), também podem ser utilizadas duas portadoras senoidais, de frequências diferentes, chaveadas de acordo com o valor de cada bit.

Os sinais BPSK podem ser gerados através do produto de uma sequência polar de bits por uma portadora senoidal, de forma que o sinal modulado é dado por (RAPPAPORT, 2009):

$$S_{BPSK}(t) = \sqrt{\frac{2E_b}{T_b}} \cos(2\pi f_o t), \text{ para o '1' binário;} \quad (5)$$

$$S_{BPSK}(t) = \sqrt{\frac{2E_b}{T_b}} \cos(2\pi f_o t + \pi), \text{ para o '0' binário.} \quad (6)$$

Em que E_b , a energia de cada bit, é dada por $A_c^2 T_b / 2$. A_c e T_b são, respectivamente, a altura do bit e a sua duração.

O processo de modulação BPSK se assemelha àquele utilizado para gerar sinais AM-DSB SC. Portanto, deve-se esperar que o espectro do sinal modulado BPSK se assemelhe ao do AM-DSB SC: uma cópia do espectro da sequência de bits, com metade da potência, em torno da frequência da portadora. A DEP do sinal modulado BPSK é (GUIMARÃES, 2012)

$$P_{BPSK}(f) = \frac{E_b}{2} [\text{sinc}^2[(f - f_c)T_b] + \text{sinc}^2[(f + f_c)T_b]] \quad (7)$$

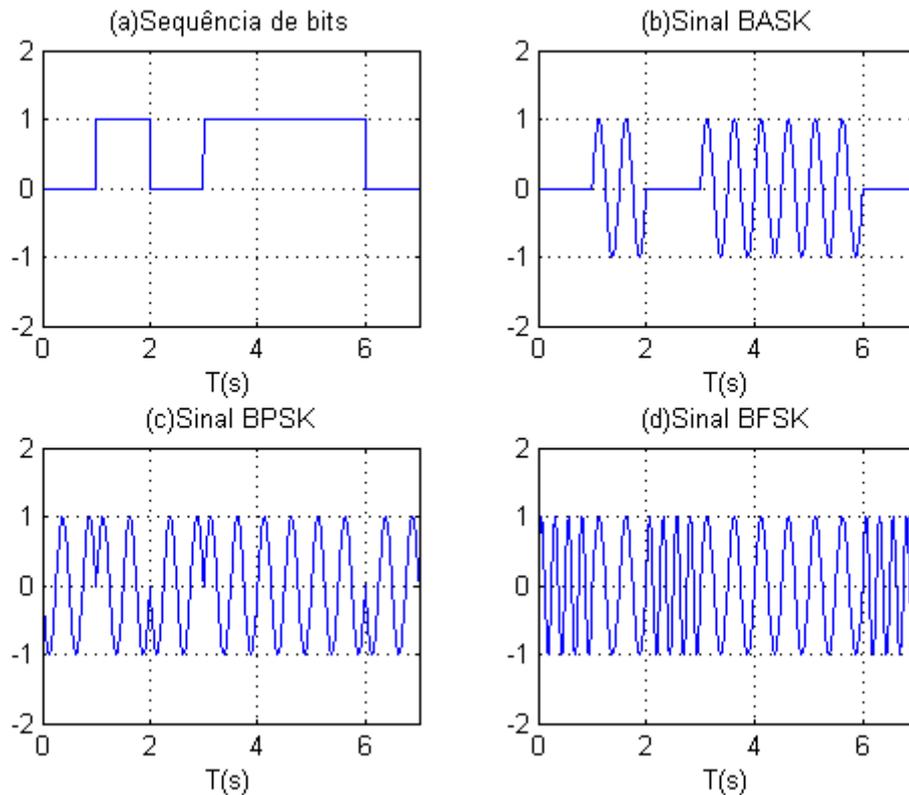


Figura 2.7. (a) Sequência de bits de mensagem, (b) sinal modulado BASK, (c) sinal modulado BPSK, (d) sinal modulado BFSK.

A largura de banda (essencial) ocupada por um sinal modulado BPSK é igual a duas vezes a taxa de transmissão (inverso do tempo de bit T_b), que corresponde à largura do primeiro lóbulo da função $\text{Sinc}(x)$.

Outra forma de gerar sinais BPSK consiste em modular a sequência de bits com duas portadoras senoidais de mesma frequência e defasadas de 180° , formando dois sinais BASK, que serão somados ao final do processo.

Sinais BASK podem ser gerados de forma semelhante aos sinais BPSK. A diferença é que a sequência de bits a ser multiplicada pela portadora geralmente é do tipo ON-OFF. Nesse caso, o sinal modulado resultante é:

$$S_{BASK}(t) = \sqrt{\frac{2E_b}{T_b}} \cos(2\pi f_o t), \text{ para '1' binário;} \quad (8)$$

$$S_{BASK}(t) = 0, \text{ para '0' binário.} \quad (9)$$

Assim como acontece com os sinais BPSK, o espectro de um sinal BASK consistirá em duas cópias do espectro da sequência de bits, agora ON-OFF, em torno da frequência da portadora, somadas a um conjunto de componentes discretas. Para

simplificar a equação, apenas as principais componentes discretas (aquelas centradas em $\pm f_o$) foram consideradas:

$$P_{BASK}(f) = \frac{E_b}{2} [\text{sinc}^2[(f - f_c)T_b] + \text{sinc}^2[(f + f_c)T_b]] + \frac{E_b}{8T_b} [\delta(f \pm f_o)] \quad (10)$$

Os sinais modulados BFSK são descritos pela seguinte equação (GUIMARÃES, 2012):

$$S_{BFSK}(t) = \sqrt{\frac{2E_b}{T_b}} \cos(2\pi f_i t) = \sqrt{\frac{2E_b}{T_b}} \cos\left(2\pi f_o t \pm \frac{\pi t}{T_b}\right) \quad (11)$$

O termo π/T_b é o desvio de frequência do sinal modulado para um tempo de bit T_b específico. Um sinal BFSK pode ser interpretado como a soma de dois sinais modulados BASK, centrados nas frequências $\omega_o + \pi/T_b$ e $\omega_o - \pi/T_b$. Portanto, a DEP de um sinal modulado BFSK é igual a duas cópias do espectro da sequência de bits somadas a componentes discretas e centradas nas frequências $\omega_o + \pi/T_b$ e $\omega_o - \pi/T_b$:

$$P_{BFSK}(f) = \frac{E_b}{8T_b} \left[\delta\left(f \pm f_o + \frac{1}{2T_b}\right) + \delta\left(f \pm f_o - \frac{1}{2T_b}\right) \right] + \frac{2E_b \cos^2(\pi(f \pm f_o)T_b)}{\pi^2(4T_b^2(f \pm f_o)^2 - 1)^2} \quad (12)$$

Em geral, a modulação BASK não costuma ser utilizada em sistemas de comunicação como o PLC, onde os níveis de ruído e atenuação são muito elevados. Sistemas BFSK e BPSK são mais robustos, uma vez que o sinal não é transmitido através de valores de amplitude.

2.4 FILTROS DIGITAIS

Filtros elétricos são circuitos capazes de atenuar harmônicas (componentes de sinais) indesejadas e permitir a passagem das demais. Podem ser de cinco tipos (DARYANANI, 1979):

- Passa-baixa: capazes de atenuar harmônicas de frequências abaixo da frequência de corte f_o ;
- Passa-alta: capazes de atenuar harmônicas de frequências acima da frequência de corte f_o ;
- Passa-faixa: capazes de atenuar harmônicas fora da banda de passagem definida entre as frequências de corte f_{o1} e f_{o2} ;
- Rejeita-faixa: capazes de atenuar harmônicas dentro da banda de rejeição definida entre as frequências de corte f_{o1} e f_{o2} ;

- Passa-tudo: nenhuma harmônica é atenuada pelo filtro. Geralmente são usados para provocar atrasos específicos em algumas ou em todas as harmônicas.

Os filtros digitais e alguns tipos de filtros analógicos são projetados com base em quatro parâmetros (DARYANANI, 1979): frequência de bloqueio (f_{block}), frequência de passagem (f_{pass}), atenuação na banda de bloqueio (A_{block}) e atenuação na banda de passagem (A_{pass}).

Muito aplicados em diversas áreas da engenharia, às vezes os filtros precisam ser bastante seletivos em frequência, ou seja, a diferença entre f_{pass} e f_{block} precisa ser a mínima possível, e a atenuação na banda de passagem deve ser tão alta quanto for necessário. Entretanto, filtros analógicos altamente seletivos são demasiadamente complexos, além de ocuparem bastante espaço. Os filtros digitais, por sua vez, podem ser projetados sem muitas dificuldades, com o auxílio de softwares, e a sua implementação pode ser feita em microcontroladores, processadores digitais de sinais e circuitos integrados de *hardwarereconfigurável*.

Todos os cinco tipos de filtros citados acima podem ser implementados sob a forma de filtros digitais, que podem ser classificados como filtros FIR (*Finite Impulse Response*) ou filtros IIR (*Infinity Impulse Response*). Os filtros FIR recebem esse nome porque a sua resposta ao impulso tem duração finita no tempo. Ela é igual a um sinal sinc(x) composto por $2M+1$ coeficientes, onde M é a ordem do filtro. Os coeficientes da sinc(x), ilustrada na Figura 2.8, são exatamente iguais aos coeficientes do próprio filtro. A resposta em fase dos filtros FIR é linear entre as frequências de bloqueio (f_{block1} e f_{block2}), como ilustrado na Figura 2.9. Matematicamente, filtros FIR são descritos pela seguinte equação de diferenças (TAN, 2008):

$$y[n] = \sum_{k=0}^{M-1} b_k x[n - k] \quad (13)$$

Convertendo a equação de diferenças acima para o domínio Z, a função de transferência pode ser facilmente obtida, uma vez que cada deslocamento no tempo (kn) corresponde a um produto do sinal de entrada por Z^k :

$$H(Z) = \sum_{k=0}^{M-1} b_k Z^{-k} \quad (14)$$

A função de transferência dos filtros FIR não possui denominador. Eles são sistemas com memória (dependência de entradas passadas) e não-recursivos (independem de saídas passadas). Por isso, os filtros possuem resposta finita ao impulso. Os filtros IIR, por sua vez, são descritos pela equação

$$y[n] = - \sum_{k=1}^N a_k y[n-k] + \sum_{k=0}^M b_k x[n-k] \quad (15)$$

A função de transferência no domínio Z é dada por:

$$H(Z) = \frac{\sum_{k=0}^M b_k Z^{-k}}{(1 + \sum_{k=1}^N a_k Z^{-k})} \quad (16)$$

Assim como os filtros FIR, os filtros IIR são sistemas com memória. A presença de um denominador faz com que eles também sejam recursivos. A dependência de saídas passadas faz com que sempre haja um resíduo na saída, tornando a resposta ao impulso (Figura 2.10) infinita. Esses filtros também são capazes de emular topologias consagradas, como a Butterworth (Figura 2.11) e a Chebychev.

Os filtros digitais FIR e IIR podem ser implementados sob diversas formas, dentre as quais destacam-se a forma direta I, a forma direta II, em cascata e em paralelo. A diferença reside basicamente na maneira como são posicionados os blocos de atraso e as realimentações. Apesar de algumas delas serem mais complexas que as outras, todas as formas são equivalentes (TAN, 2012).

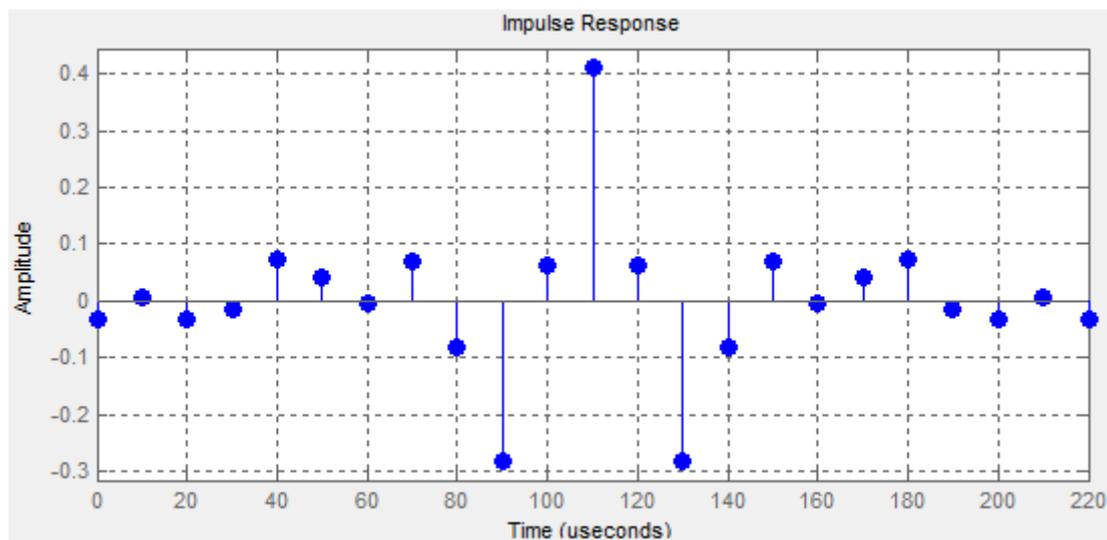


Figura 2.8. Resposta ao impulso de um filtro passa-faixa FIR de 11ª ordem.

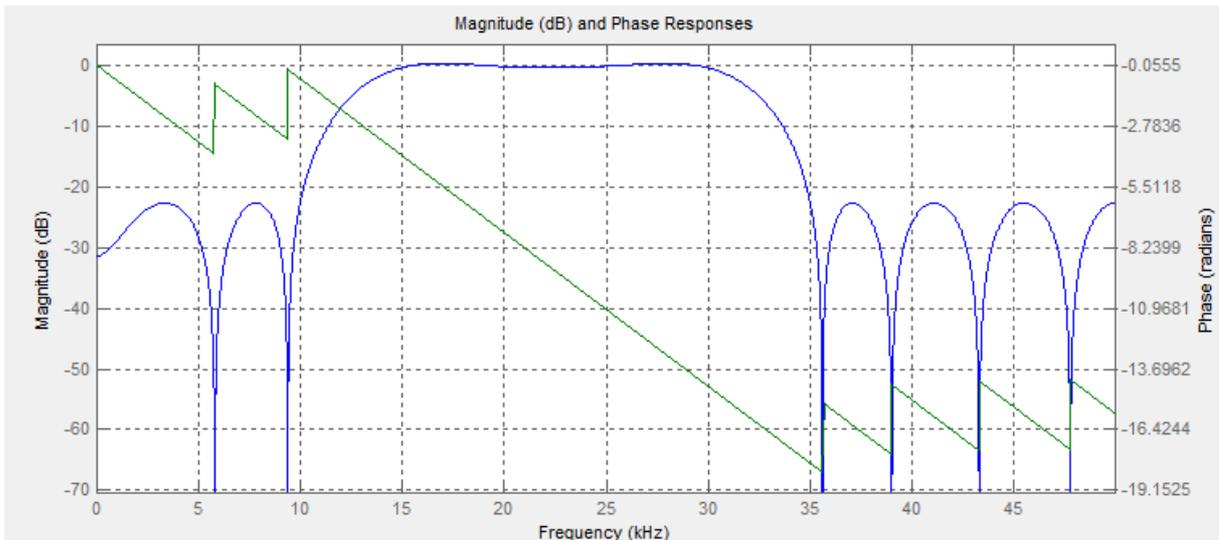


Figura 2.9. Resposta em frequência de um filtro passa-faixa FIR de 11ª ordem.

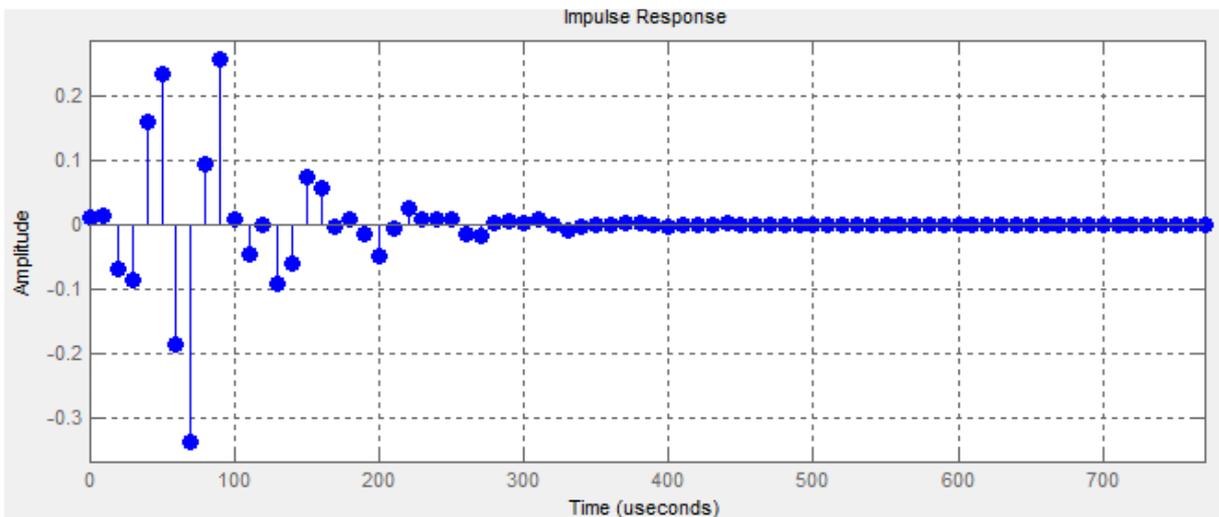


Figura 2.10. Resposta ao impulso de um filtro passa-faixa IIR Butterworth de cinco seções.

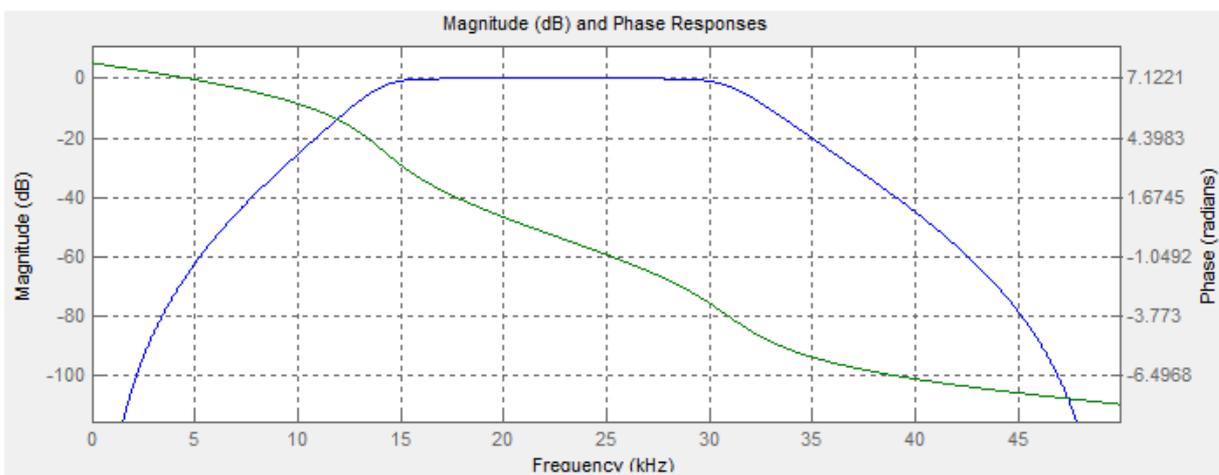


Figura 2.11. Resposta em frequência de um filtro passa-faixa IIR Butterworth de 11ª ordem.

2.5 MODULAÇÃO DSSS

Uma robusta (e segura) técnica de modulação que pode ser aplicada ao PLC é a de espalhamento espectral, que consiste em modular o sinal com uma sequência pseudoaleatória de bits de curta duração (conhecidos como *chips*), previamente conhecida, além de uma portadora senoidal (GUIMARÃES, 2012). Essas sequências pseudoaleatórias devem possuir um espectro mais largo (ilustrado na Figura 2.12) que o da informação. Isso significa que a duração de um *chip* deve ser menor que a de um bit de mensagem. O sinal espalhado resultante possui um espectro igualmente largo e uma baixa densidade espectral de potência.

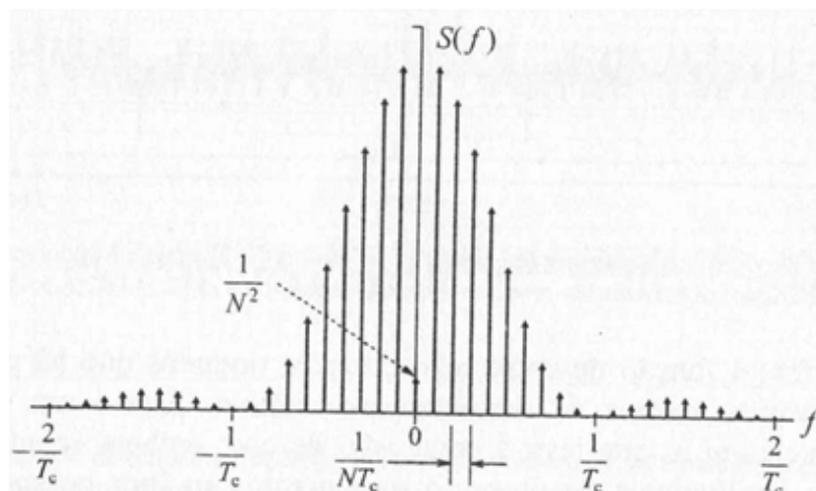


Figura 2.12. Espectro de uma sequência de espalhamento polar (GUIMARÃES, 2012).

Diagramas de blocos dos processos de modulação e demodulação DSSS (*DirectSequence Spread Spectrum*) estão ilustrados nas Figuras 2.13 e 2.14, respectivamente. O processo de modulação consiste em codificar o sinal modulante (sequência de bits de mensagem) com o auxílio de uma sequência de *chips*, como descrito anteriormente, e, em seguida, multiplicar esse sinal codificado e de espectro espalhado por uma portadora senoidal, gerando um sinal BPSK espalhado (DSSS). A modulação BPSK foi escolhida porque possui uma taxa de erro de bits (BER) menor que a modulação BFSK, como pode ser observado na Figura 2.15. A demodulação é feita multiplicando-se a sequência de chips e a portadora senoidal novamente pelo sinal espalhado, fazendo com que ele retorne à banda base, e depois eliminando os ruídos e sinais indesejados de alta frequência (acima da taxa de transmissão de bits) com um filtro passa-baixa.

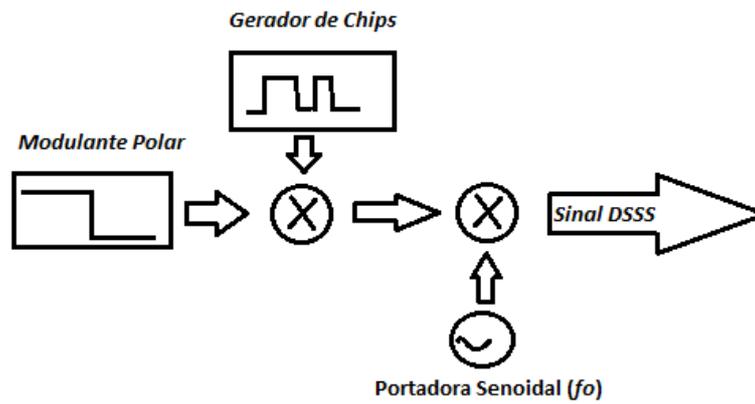


Figura 2.13. Diagrama de blocos do modulador DSSS (BPSK).

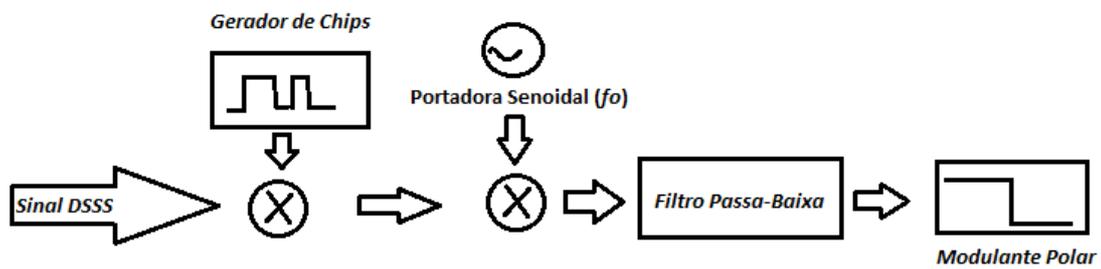


Figura 2.14. Diagrama de blocos do demodulador DSSS (BPSK).

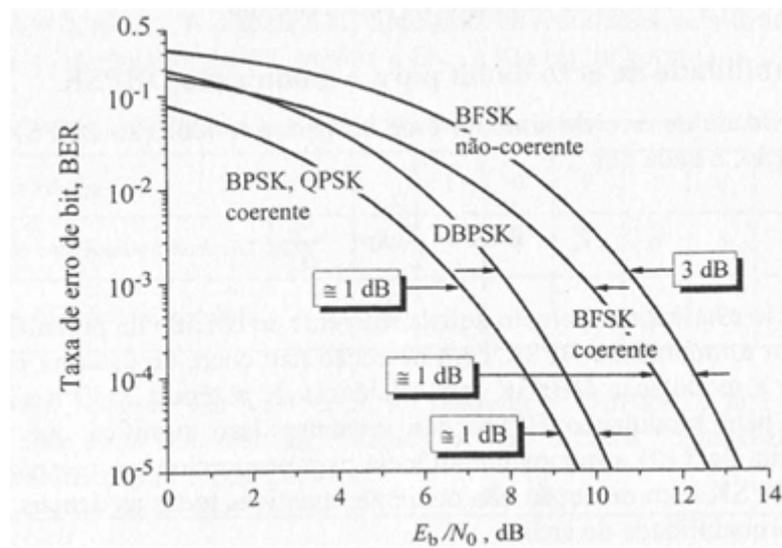


Figura 2.15. Curvas relacionando a taxa de erro de bits (BER) e a SNR (GUIMARÃES, 2012).

3 SIMULAÇÕES

Antes de desenvolver os circuitos transmissor e receptor do PLC, o modulador e o demodulador BPSK foram simulados com o auxílio do MATLAB. O modelo desenvolvido simula um sistema de comunicação ponto-a-ponto, sem a presença de ecos e múltiplos caminhos, os quais tornariam o estudo em questão demasiadamente complexo. Apesar de os sistemas PLC atuais trabalharem na ordem dos mega-Hertz (entre 2 e 50 MHz), a simulação foi feita na ordem dos quiloHertz, para diminuir o tamanho do espectro de interesse (que termina em $f_s/2$). A frequência da portadoras senoidais, defasadas de 180° , é de 100 kHz (Figura 3.1); a taxa de bits escolhida foi de 18 kbits/s (cada bit tem duração de $55.556 \mu\text{s}$) e a sinalização escolhida foi a ON-OFF NRZ (*nonreturnto zero*) de largura completa (Figura 3.2); a frequência de amostragem adotada foi de 900 kHz.

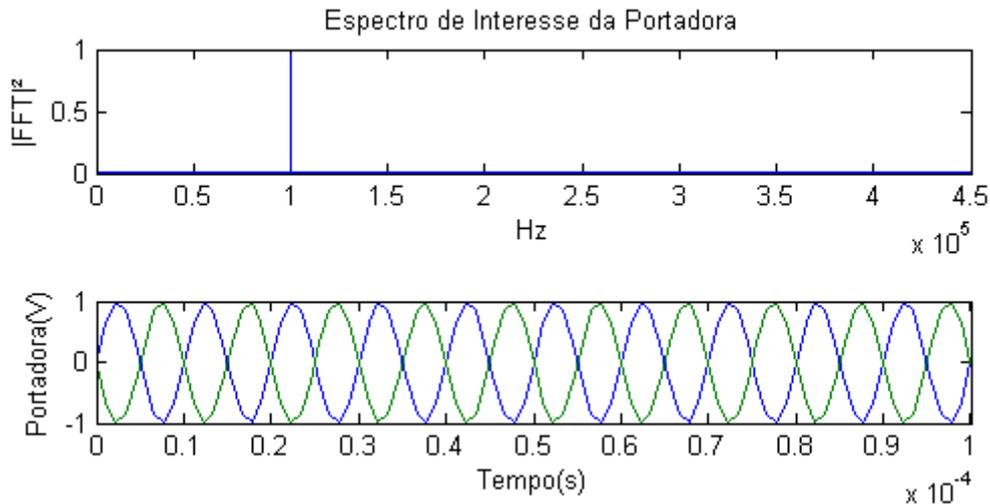


Figura 3.1. Portadoras senoidais de 100 kHz original e defasada de 180° e o seu espectro.

A Figura 3.3 ilustra um trecho do espectro da sequência de bits de mensagem, em que está concentrada a maior parte da energia do sinal. Nela é possível observar a existência de um nível DC, como descrito por B.P. Lathi em seu livro *Analog and Digital Communication Systems* (LATHI, 1989). Esse nível DC constitui-se em um desafio quando se deseja transmitir diretamente os bits, ou seja, sem modulá-los. Isso ocorre porque os transformadores instalados na rede elétrica bloqueiam sinais DC, e, portanto, são capazes de eliminar uma componente significativa do sinal transmitido. O espectro do sinal binário ON-OFF considerado neste trabalho, no entanto, difere daquele encontrado por (LATHI, 1989) em um aspecto: os lóbulos que o compõem cruzam o eixo no valor correspondente à taxa de bits (18kHz), quando deveria cruzar no dobro da taxa (36kHz). Como consequência, a banda essencial do sinal corresponde à metade do que se esperava. A explicação para isso reside no tipo de pulso utilizado nas demonstrações das PSDs (*Power Spectral Density*) características de cada sinalização, que foi o pulso retangular *half-width*. Este pulso possui largura $T_o/2$, em que T_o é o inverso da taxa de transmissão. O espectro de um pulso que ocupa todo o intervalo de bit pode ser facilmente determinado, através da transformada de Fourier de uma função porta de largura T_o :

$$p(t) = \Pi\left(\frac{t}{T_o}\right) \leftrightarrow P(\omega) = T_o \text{sinc}\left(\frac{\omega T_o}{2\pi}\right) \quad (17)$$

O resultado é uma função Sinc(x) que cruza o eixo da frequência pela primeira vez em f_o (taxa de transmissão de bits).

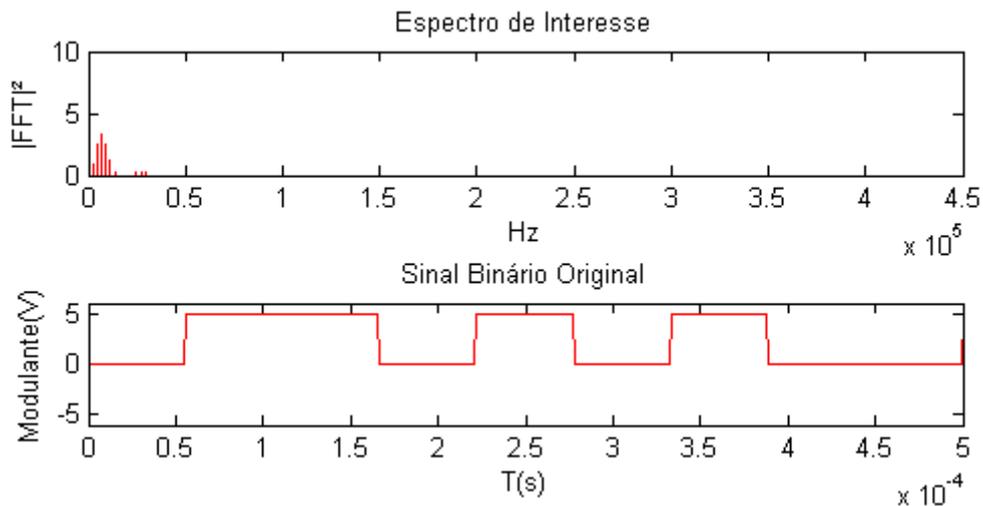


Figura 3.2. Trecho da sequência de bits (ON-OFF NRZ) utilizada para simulador o modulador e o seu espectro.

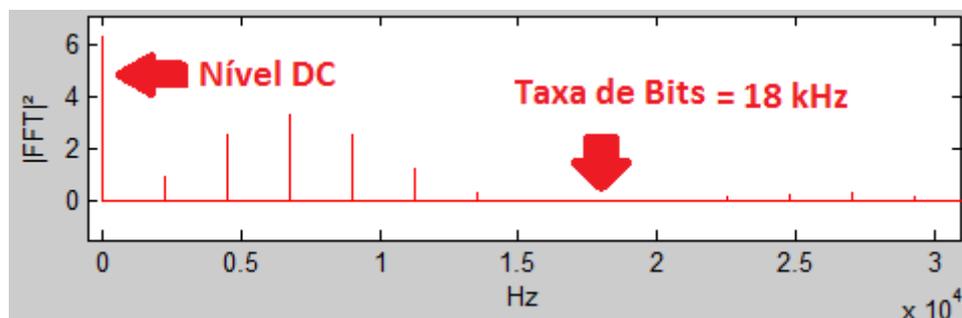


Figura 3.3. Trecho do espectro da sequência de bits (ON-OFF) utilizada.

A sequência de bits apresentada não é exatamente aleatória, apesar de possuir um espectro semelhante ao de uma. Ela consiste em repetições sucessivas da mesma sequência de oito bits. Os resultados obtidos para a nossa sequência também se aplicam a sinais realmente aleatórios, como pudemos constatar reduzindo a “periodicidade” da sequência de bits. Um trecho do espectro dessa nova sequência de bits está ilustrado na Figura 3.4. A grande diferença entre esse espectro e o do sinal anterior reside na quantidade de harmônicas, muito menor no sinal utilizado. A banda essencial (18 kHz), como esperado, permanece inalterada.

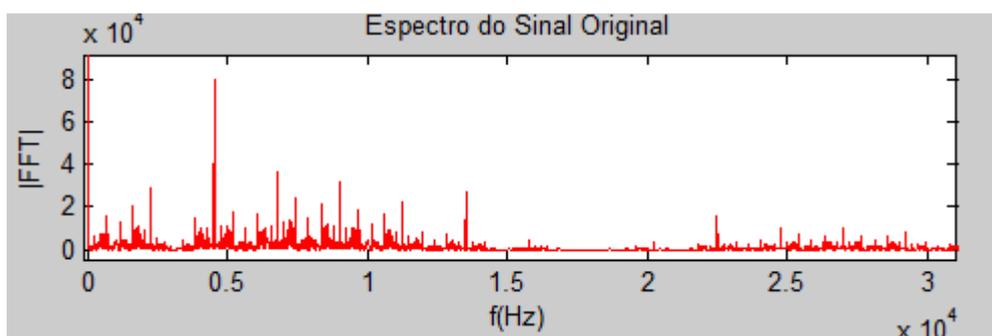


Figura 3.4. Trecho do espectro da sequência de bits (ON-OFF) com menos repetições.

A fim de obter o sinal modulado BPSK, é necessário multiplicar a portadora senoidal pela sequência de bits e a sua versão defasada de 180° pela versão invertida da sequência, para depois somar os sinais obtidos.

Como pode ser observado na Figura 3.5, o espectro do sinal consiste em duas cópias de um espectro desconhecido em torno da frequência da portadora. A explicação para essa transformação do espectro é que o sinal modulado BPSK é um sinal binário polar deslocado para o entorno da frequência da portadora. De fato, o espectro de um sinal binário com sinalização polar ('1' lógico é igual a 1 e o '0' lógico é igual a -1) NRZ de pulso completo, ilustrado na Figura 3.6, se assemelha ao do sinal BPSK. Por esse motivo, a modulação BPSK é classificada como uma modulação polar, em contraste com a modulação ASK, que é classificada como uma modulação ON-OFF. Vale lembrar que largura de banda essencial do sinal polar é igual à taxa de bits, como no caso da sinalização ON-OFF.

É importante destacar que o sinal BPSK da Figura 3.5 é o sinal modulado e multiplicado por 2. Ou seja, ele é o sinal modulado com um ganho de aproximadamente 6 dB. Nesse ponto do texto ainda não é possível enxergar a importância desse ganho, mas ele foi incluído para evidenciar a existência de um amplificador entre o modulador e o canal de transmissão. Grande parte da energia do sinal será perdida ao longo do canal e no processo de demodulação. Para que o sinal consiga se manter acima dos níveis de ruído típicos da rede elétrica, e, portanto, para que seja detectável, é importante que ele seja injetado na rede com um alto nível de energia e que seja reavivado por repetidores ao longo do percurso.

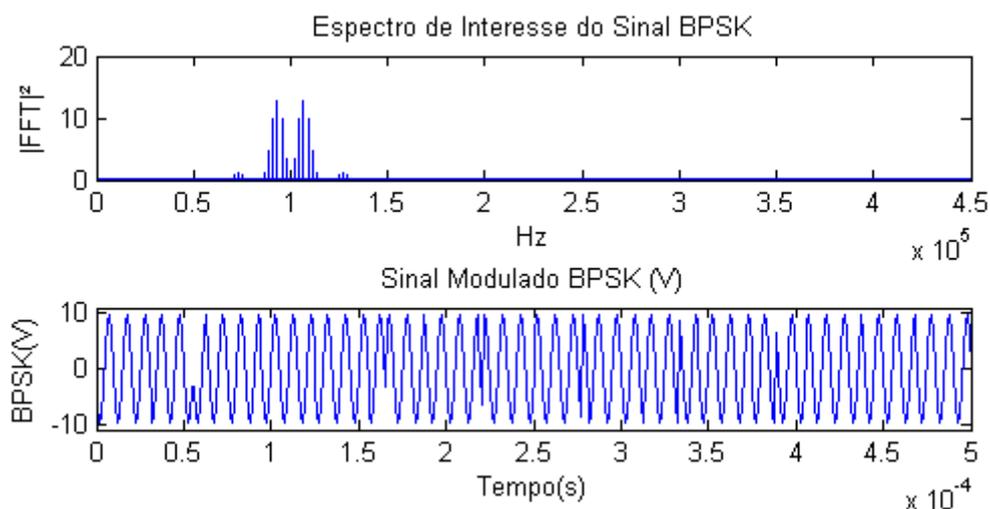


Figura 3.5. Sinal modulado BPSK e o seu espectro de interesse.

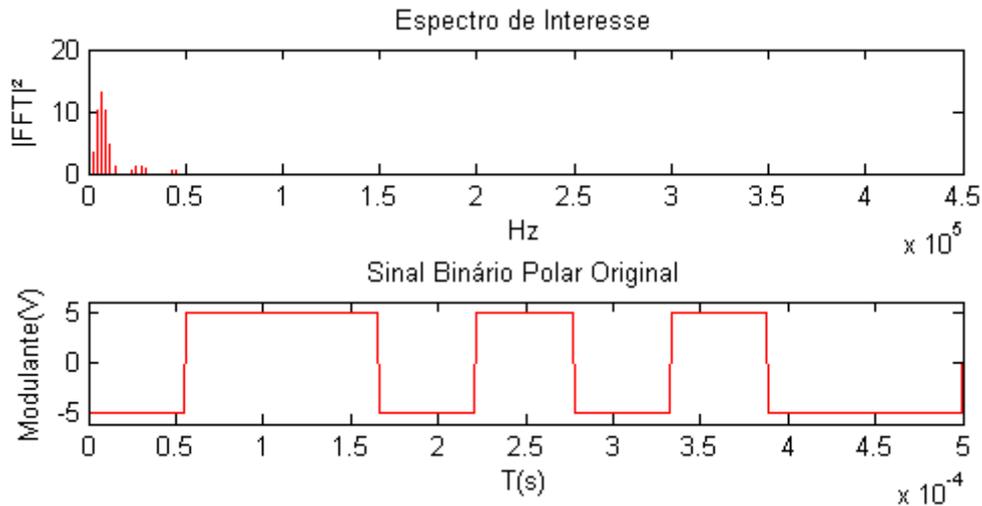


Figura 3.6. Trecho da sequência de bits (polar) utilizada para simular o modulador e o seu espectro.

Agora que o sinal modulado BPSK foi obtido, o próximo passo é realizar a demodulação, ainda desconsiderando a influência do canal e do ruído. O processo de demodulação do sinal BPSK também se assemelha ao processo de demodulação AM-DSB (SC). Para demodular o sinal BPSK é necessário, em primeiro lugar, multiplicá-lo novamente pela portadora senoidal, sincronizada com o sinal modulado, a fim de deslocar uma cópia do espectro do sinal para a banda base. Como o atraso provocado pelo canal não está sendo levado em conta neste modelo, a etapa de sincronização de portadora (realizada por um PLL- *Phase Locked Loop*) pode ser omitida. A saída do multiplicador é dada por

$$m(t) \sqrt{\frac{2E_b}{T_b}} \cos^2(2\pi f_c t) = m(t) \sqrt{\frac{2E_b}{T_b}} \left[\frac{1}{2} + \frac{1}{2} \cos(4\pi f_c t) \right] \quad (18)$$

O sinal obtido (ilustrado na Figura 3.7) é semelhante ao trecho da sequência de bits de mensagem, com uma perturbação oscilante. Para compreender a natureza dessa perturbação e descobrir como eliminá-la, pode-se analisar o espectro do sinal, também ilustrado na Figura 21. Ele se assemelha ao espectro de um sinal resultante do produto de um AM-DSB (SC) e uma portadora senoidal, sendo composto por uma cópia do espectro do sinal binário polar original em sua banda original e por uma cópia do sinal modulado em torno da frequência de 200 kHz, o dobro da frequência da portadora.

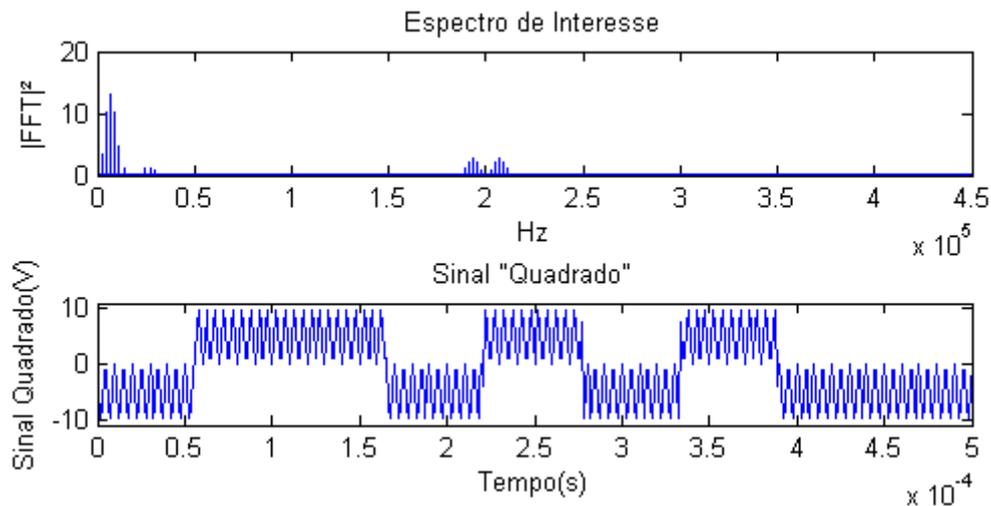


Figura 3.7. Sinal resultante do produto do sinal BPSK pela portadora e o seu espectro.

O próximo passo é filtrar o sinal, de forma a eliminar as harmônicas de alta frequência. Para tanto, pode-se utilizar filtros FIR. Eles podem ser projetados com o auxílio da ferramenta Filterbuilder do Matlab (ler o Apêndice A). As configurações dos dois filtros FIR e algumas características dos sinais binários recuperados por ambos (ilustrados nas Figuras 3.8 e 3.9) estão listadas na Tabela 1. Os bits do FIR 1 possuem sobrevalores muito menores, pois as harmônicas de alta frequência foram eliminadas. O preço de eliminar tais harmônicas é a ausência de um valor de regime permanente constante, como aquele apresentado pelos bits do FIR 2. O sinal recuperado pelo filtro FIR 2 sofre um atraso maior que aquele recuperado pelo filtro FIR 1, uma vez que o comprimento do filtro FIR 2 é maior. Um comprimento maior significa um número maior de somadores e multiplicadores, por exemplo. Para realizar um filtro com uma atenuação ainda mais forte e uma transição muito mais abrupta entre f_{pass} e f_{block} , seria necessário projetar um filtro ainda mais comprido (ordem mais elevada). A frequência máxima de amostragem e a capacidade de implementar filtros da ordem desejada são consideração de projeto importantes.

Filtros analógicos também podem ser utilizados para recuperar os bits, mas, para obter resultados aceitáveis, é interessante utilizar uma portadora senoidal de maior frequência, uma vez que filtros analógicos simples não costumam ser muito seletivos. Filtros analógicos de ordens elevadas são mais difíceis de projetar e implementar.

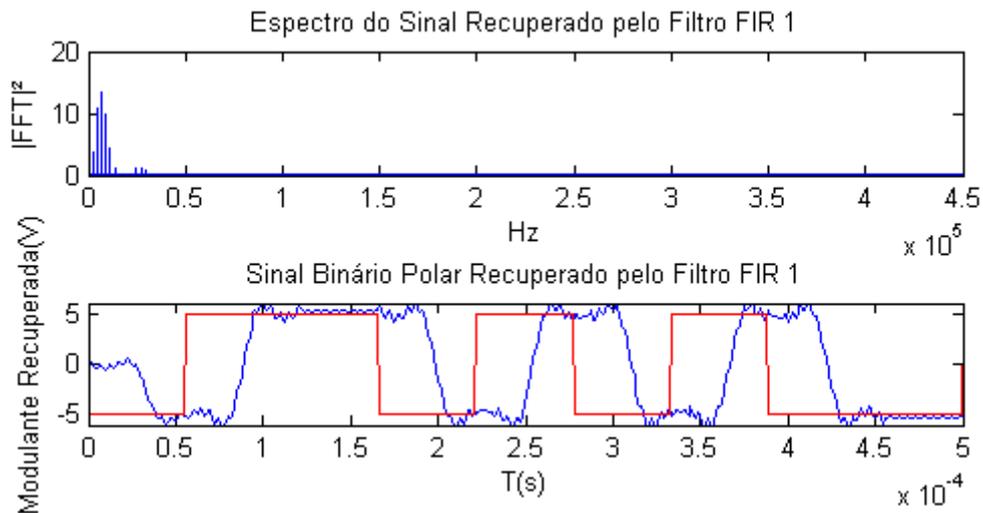


Figura 3.8. Sinal binário polar original (vermelho), sinal binário polar extraído do sinal BPSK (azul) pelo filtro FIR 1 e o seu espectro.

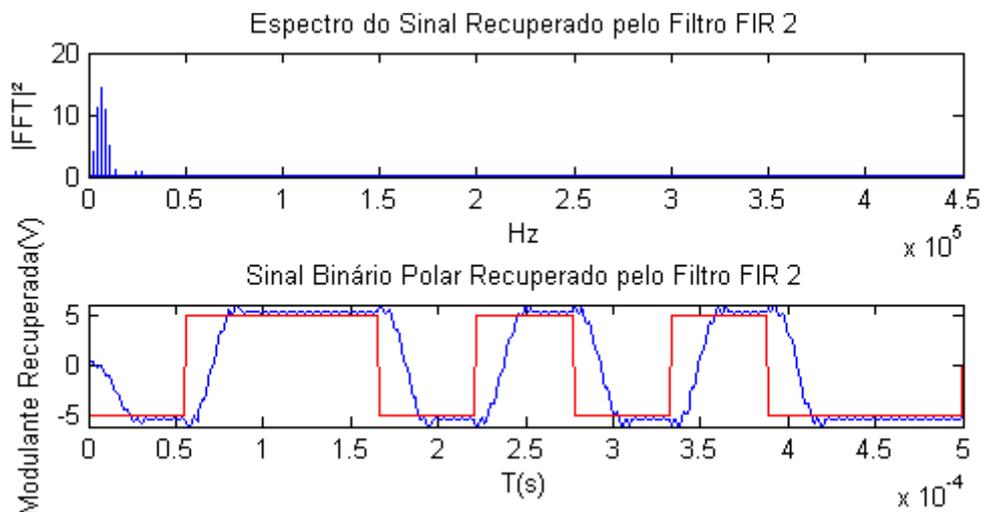
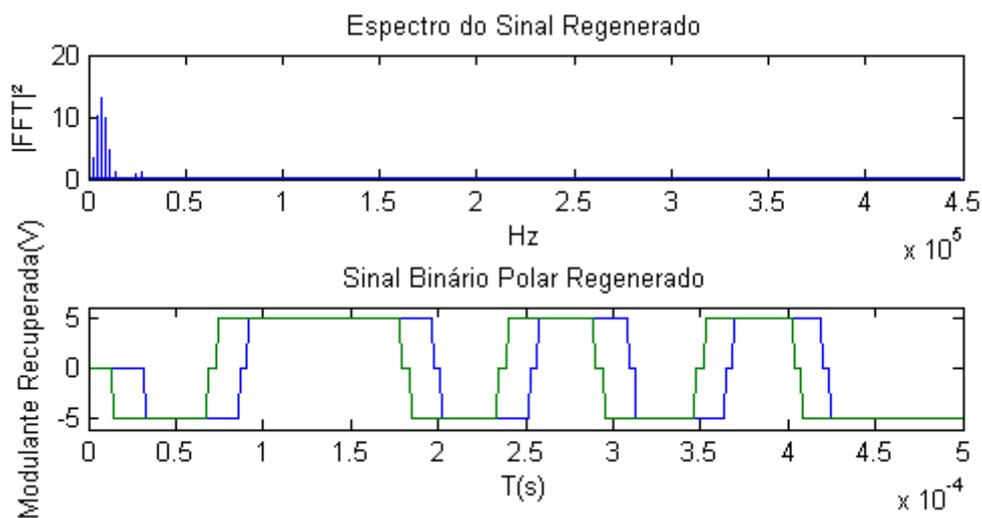
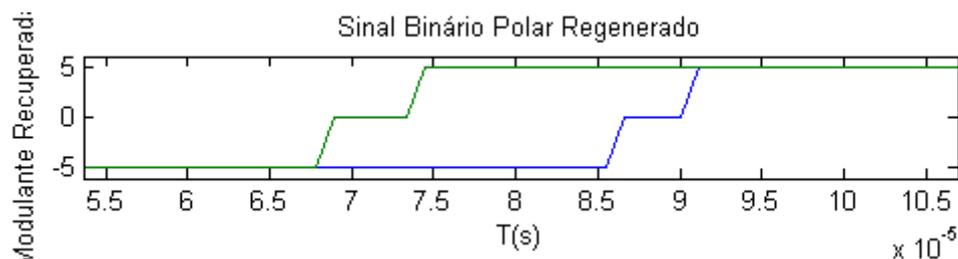


Figura 3.9. Sinal binário polar original (vermelho), sinal binário polar extraído do sinal BPSK (azul) pelo filtro FIR 2 e o seu espectro.

O sinal demodulado ainda pode ser melhorado. Uma maneira de fazê-lo é estabelecer limiares (*thresholds*) de decisão e usá-los para decidir para regenerar os sinais. Na Figura 3.10 estão ilustrados os sinais recuperados pelos filtros FIR 1 (azul) e 2 (verde) e regenerados através do estabelecimento de limiares. Quando o sinal demodulado ultrapassa os 2 V, ele é arredondado para 5V; quando o limiar de -2 V é ultrapassado, um valor de -5 V é estabelecido; para valores entre -2 e 2 V, o sinal é arredondado para 0 V. O sinal resultante possui sinalização polar RZ (*return-to-zero*). A diferença entre regenerar os sinais recuperados pelos filtros FIR 1 e FIR 2 está na largura dos bits (Figura 3.11). O bit FIR 1 possui uma largura maior, pois possui harmônicas de frequências mais elevadas, e, portanto, “sobe” mais rápido. Eles passam cerca de 11 μ s no zero, enquanto os bits FIR 2 passam cerca de 13 μ s.

Tabela 1: Configurações dos filtros FIR 1 e 2 e características dos sinais obtidos.

Parâmetros	FIR 1	FIR 2
$f_{pass}(kHz)$	36	18
$f_{stop}(kHz)$	50	50
$A_{pass}(dB)$	1	1
$A_{stop}(dB)$	20	20
Comprimento (tap)	61	30
Atraso (amostras)	30	15
Atraso (μs)	32,222	15,556
Características	Oscilações amortecidas	Mais lento
Sobrevalor $max(V)$	6,3727	6,2480
Valor de Regime (V)	5,373 (Vpmax) 5,187 (Vpmin)	5,369 (Vpmax) 5,206 (Vpmin)

Figura 3.10. Sinal binário polar regenerado através de detecção por *threshold*(2 V).Figura 3.11. Sinais binários FIR 1 e FIR 2 regenerados por *threshold* (2 V).

Uma maneira de tornar a transmissão do sinal mais eficiente é aumentar a imunidade ao ruído. Isso pode ser obtido através da técnica de modulação por espalhamento espectral de sequência direta (DSSS), citada no capítulo 2. Como já foi dito, para usar a técnica DSSS é necessário gerar uma sequência de bits pseudoaleatória (ilustrada na Figura 3.12). Nessa simulação, a relação *entechipse* bits é de 10:1. O espectro da sequência de chips é bastante largo, cobrindo todo o espectro de interesse. Como o tempo de chip (T_c) é igual a $5.556 \mu s$, a taxa de *chips*, ou seja, a

frequência na qual termina o lóbulo principal do espectro, também conhecida como frequência de chip (f_c), é de 180 kHz.

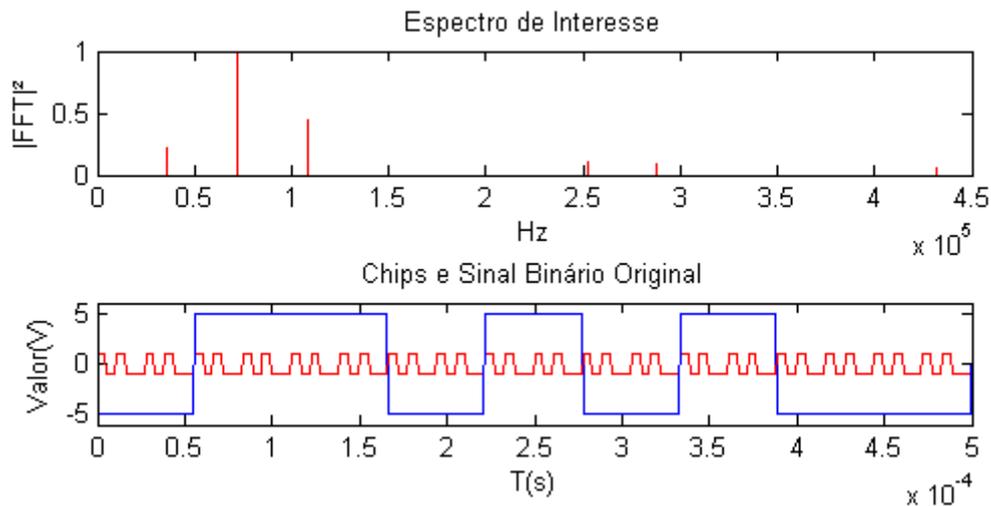


Figura 3.12: Sinal binário original (azul) e a sequência pseudoaleatória de bits e o seu espectro (vermelho).

Para gerar o sinal DSSS basta agora multiplicar a sequência de *chips* pelo sinal binário original na forma polar, conforme o diagrama de blocos da Figura 2.2. O sinal resultante, ilustrado na Figura 3.13, é uma sequência de bits mais estreitos, dependente dos bits de informação originais. Comparando o seu espectro com o do sinal modulante, fica claro o “ganho” de banda característico do espalhamento espectral. No entanto, ainda é necessário utilizar um esquema de modulação senoidal. O esquema escolhido foi o BPSK, por causa da sua BER.

Multiplicando o sinal binário codificado pela portadora senoidal de 100 kHz, foi obtido o sinal ilustrado na Figura 3.14. O sinal DSSS consiste em duas cópias do sinal binário codificado centradas na frequência da portadora. Como a frequência de 100 kHz é menor que a maior frequência do sinal codificado, alguns trechos de espectro do sinal codificado foram perdidos. O processo de demodulação é idêntico ao de um sinal BPSK simples, sem espalhamento espectral. Por isso, os detalhes serão omitidos. Os sinais binários recuperados e regenerados estão ilustrados nas Figuras 3.15, 3.16 e 3.17.

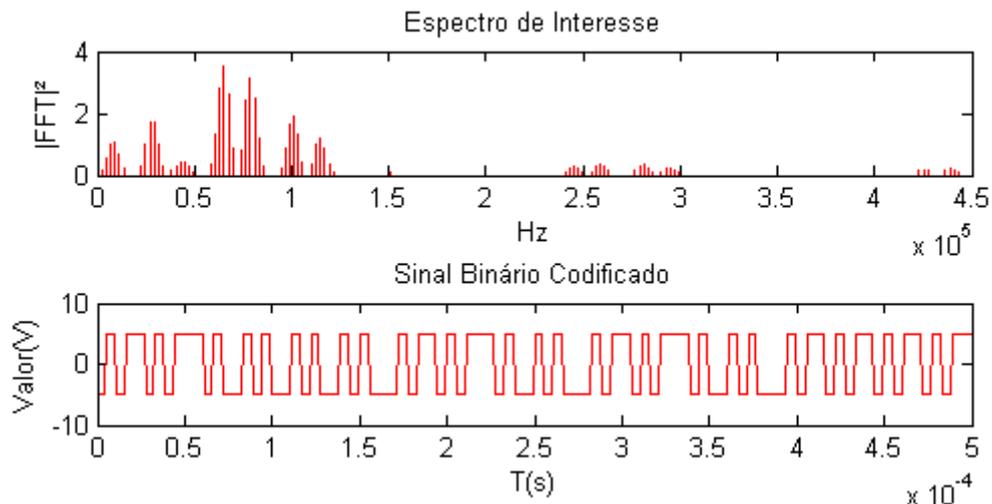


Figura 3.13. Sinal binário original codificado pela sequência de chips e o seu espectro.

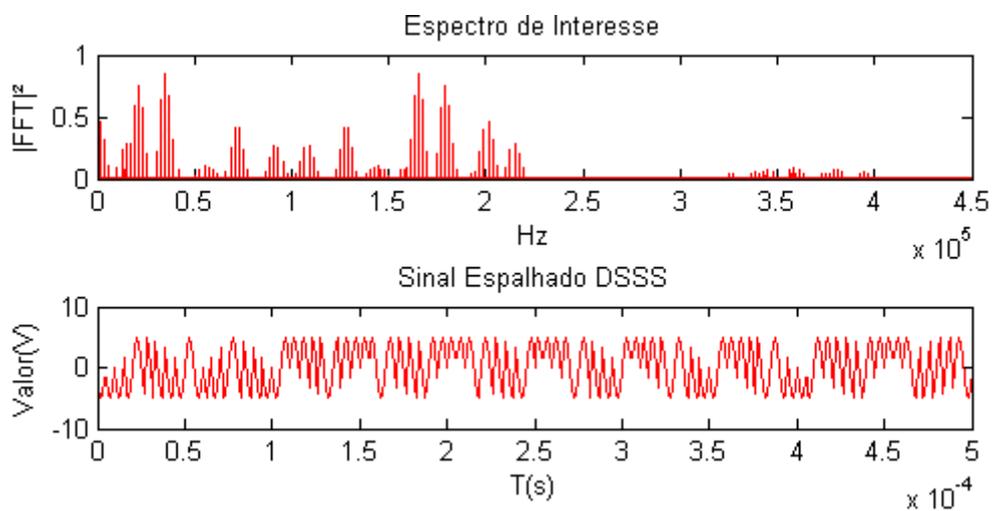


Figura 3.14. Sinal modulado DSSS e o seu espectro.

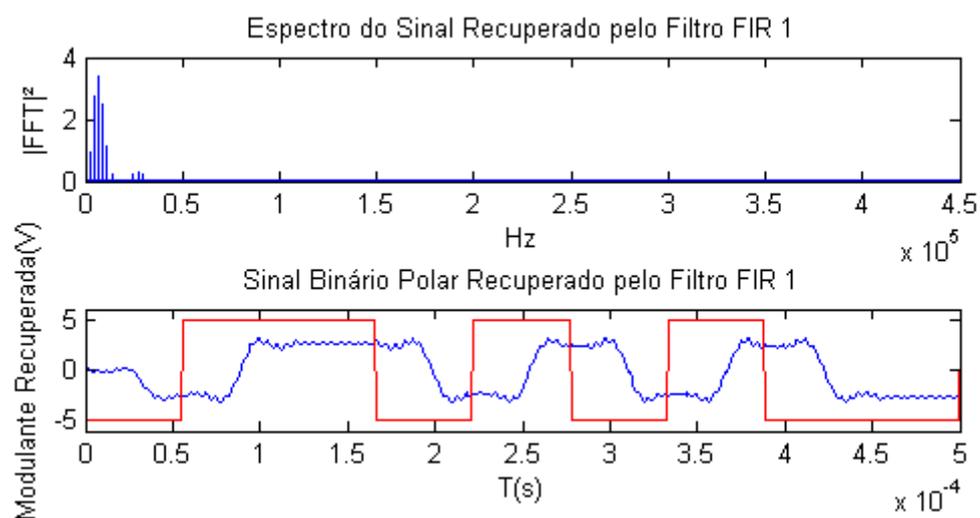


Figura 3.15. Sinal binário polar original (vermelho), sinal binário polar extraído do sinal DSSS (azul) pelo filtro FIR 1 e o seu espectro.

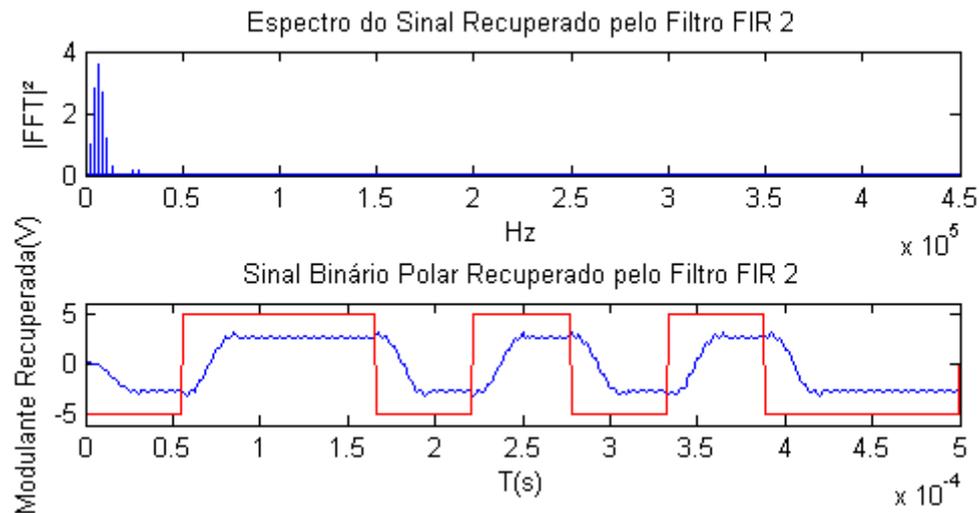


Figura 3.16. Sinal binário polar original (vermelho), sinal binário polar extraído do sinal DSSS (azul) pelo filtro FIR 2 e o seu espectro.

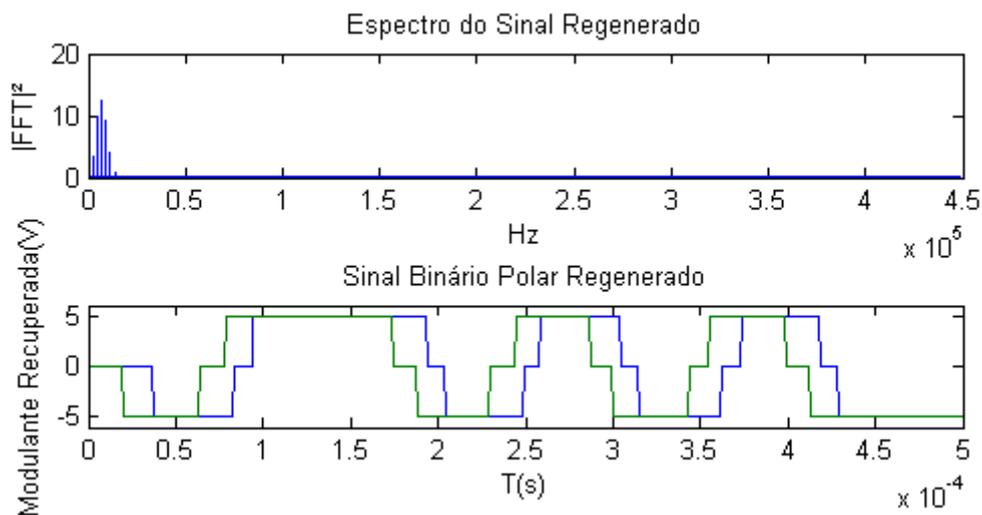


Figura 3.17. Sinal binário polar regenerado através de detecção por *threshold*(2 V).

Agora que os procedimentos de modulação e demodulação BPSK e DSSS foram simulados, o próximo passo é modelar o ruído característico dos sistemas PLC, descrito no segundo capítulo. O canal foi simulado como uma atenuação de 20 dB (sinal de saída dez vezes menor que o de entrada), um valor situado entre os limites teóricos apresentados por (SUTTERLIN, 2000). Para valores mais elevados, seria necessário incluir algo que representasse os repetidores, tornando a simulação mais complexa.

Para gerar o ruído de fundo (Figura 3.18), primeiramente foi gerada uma série temporal de ruído gaussiano, e esta foi posteriormente filtrada com o auxílio de um filtro IIR (segunda forma direta) Butterworth de segunda ordem, cujos espectros de magnitude e de fase estão ilustrados na Figura 3.19. O filtro Butterworth foi escolhido

por apresentar uma característica exponencial, própria do ruído de fundo, na faixa de frequências estudada. Filtros Chebychev, por sua vez, são mais abruptos e possuem ondulações na banda de passagem (DARYANANI, 1979).

O próximo ruído a ser avaliado foi o ruído de banda estreita (Figura 3.20), o qual foi modelado como duas bandas de frequência com energia uniforme e fases aleatórias (uniformemente distribuídas), conforme descrito no capítulo 2. As bandas escolhidas ocupam duas faixas: 1–2 kHz e 7,3–9,2 kHz. Como as frequências são baixas, o sinal do ruído oscila lentamente. Na prática, a potência desse tipo de ruído depende da sua localização em relação à fonte. Se o sistema PLC opera perto de uma antena transmissora, por exemplo, é de se esperar que o ruído de banda estreita possua uma potência mais elevada. Aqui, no entanto, os níveis de ruído, de ambos os tipos, são baixos, e as potências são da ordem dos miliWatts.

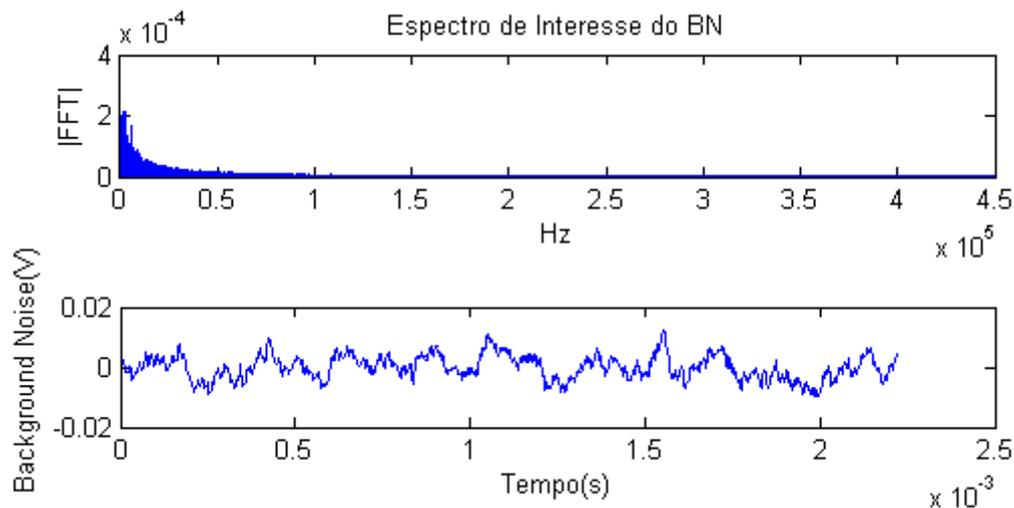


Figura 3.18. Ruído de fundo (*background*) no tempo e o seu espectro.

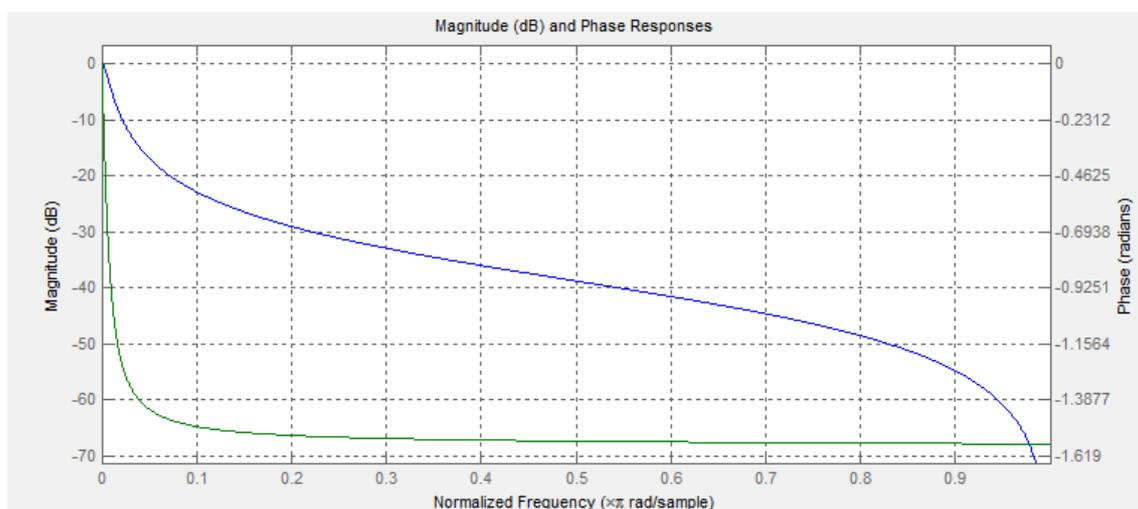


Figura 3.19. Características de magnitude e fase do filtro IIR utilizado para gerar o ruído de fundo.

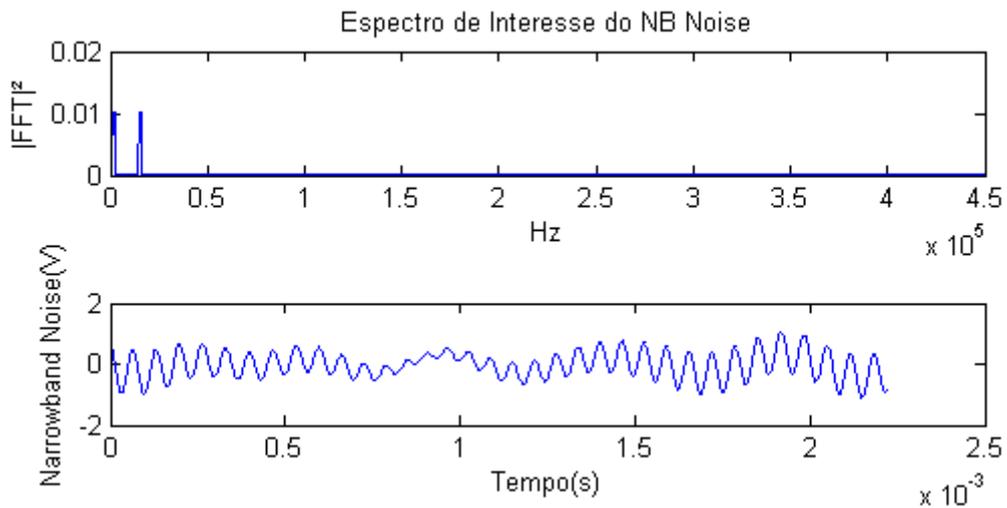


Figura 3.20. Ruído de banda estreita composto por duas bandas (1–2 kHz e 7,3–9,2 kHz).

O ruído impulsivo foi modelado como uma série de impulsos, positivos e negativos, e espaço vazios (Figura 3.21). Esse ruído não corresponde a nenhuma das formas de ruído impulsivo citadas no capítulo 2. Ele será utilizado para simular as três formas de ruído apenas para dar uma ideia dos danos causados ao sinal por esses impulsos.

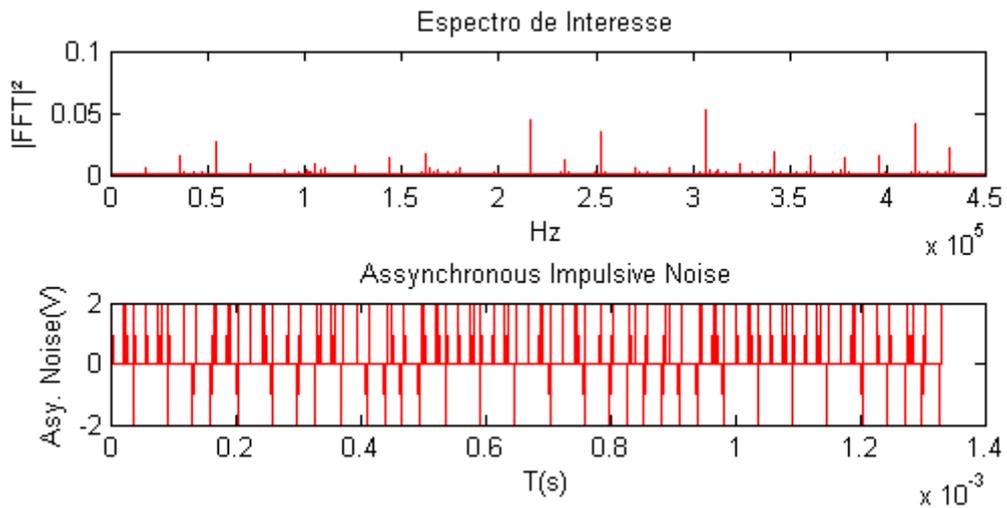


Figura 3.21. Ruído impulsivo assíncrono e o seu espectro.

4 CIRCUITOS

O circuito transceptor mais simples para sistemas PLC (Figura 4.1) pode ser subdividido em seis blocos:

- Modulador;
- Amplificador (do transmissor);
- Circuitos de acoplamento do transmissor;
- Circuitos de acoplamento do receptor;
- Amplificador (do receptor);
- Demodulador.

Circuitos transceptores mais complexos podem incluir circuitos de criptografia e dispositivos de processamento digital de sinais, por exemplo.

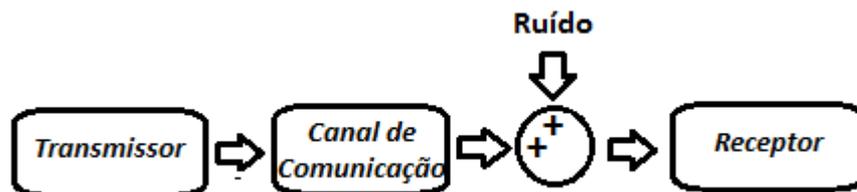


Figura 4.1. Diagrama de blocos resumido de um sistema PLC digital.

O modulador BPSK pode ser implementado com o circuito ilustrado na Figura 4.2, o qual pode ser subdividido em quatro etapas:

- Etapa de geração de portadora: um oscilador local, que pode ser a cristal, e um amplificador (usando operacional) na configuração inversora, para gerar a portadora defasada de 180° .
- Etapa de condicionamento do sinal modulante: inversor usando um transistor bipolar e um amplificador não inversor usando um amplificador operacional com ganho 4, para adequar o sinal invertido aos 5 V de nível.

- Etapa de multiplicação: dois multiplicadores, que podem ser implementados com o CI AD633 ou com a célula de Gilbert, para frequências mais elevadas.
- Etapa de composição e amplificação do sinal: somador inversor amplificador, que serve para somar as portadoras moduladas pelos bits ‘0’ e ‘1’ e um amplificador inversor, para anular o defasamento provocado pelo somador e, ao mesmo tempo, amplificar o sinal que se deseja transmitir.

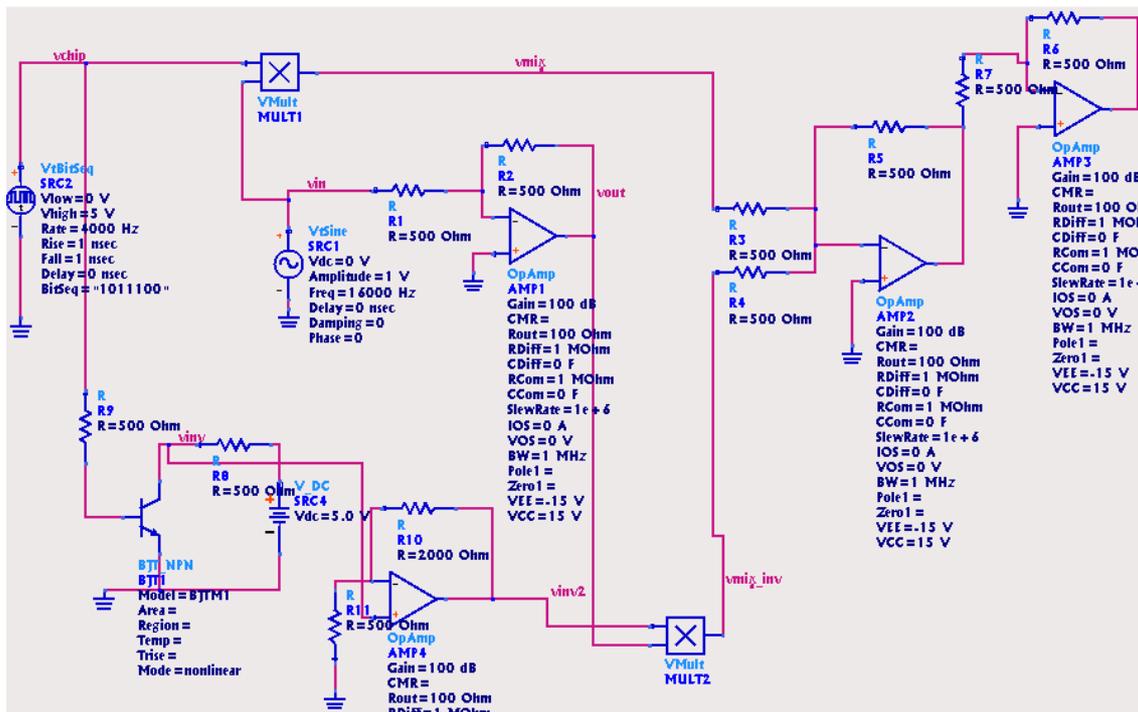


Figura 4.2. Esquema do circuito modulador BPSK.

O sinal modulado BPSK está ilustrado na Figura 4.3. V_{mix} (em azul) é o resultado do produto da portadora original pela sequência de bits. Ela é exatamente nula para os bits ‘0’, uma vez que a sinalização escolhida é ON-OFF NRZ. V_{mix_inv} (em vermelho), que corresponde ao produto da sequência de bits invertida pela portadora invertida (defasada de 180°), não é totalmente suprimida quando da ocorrência de bits ‘1’. Esta tensão injeta um pequeno ruído, que atenua V_{mix} . Isso ocorre porque a tensão na saída do inversor bipolar não é exatamente nula. Inversores CMOS, em contrapartida, são capazes de inverter o sinal sem perdas, pois não permitem que exista um caminho entre a fonte e o terrado circuito por um longo intervalo de tempo (SEDRA, 2007).

Caso a sinalização do sinal de entrada do modulador seja polar NRZ, o circuito pode ser bastante reduzido (Figura 4.4). O somador, um multiplicador e a etapa de inversão da portadora podem ser eliminados. Em contrapartida, surge a necessidade de se utilizar um circuito capaz de efetuar a conversão entre as sinalizações polar NRZ e ON-OFF NRZ.

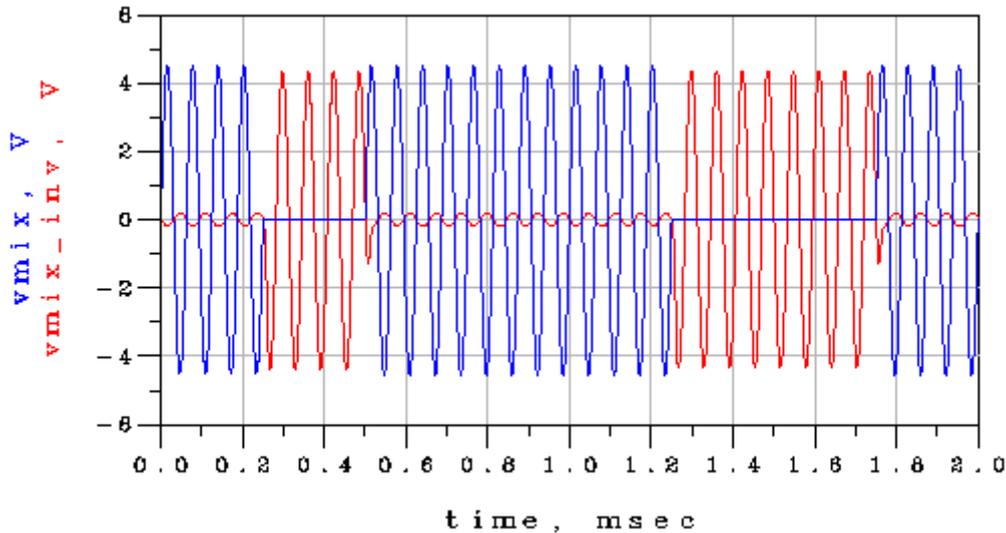


Figura 4.3. Sinal modulado BPSK gerado pelo circuito da Figura 4.2.

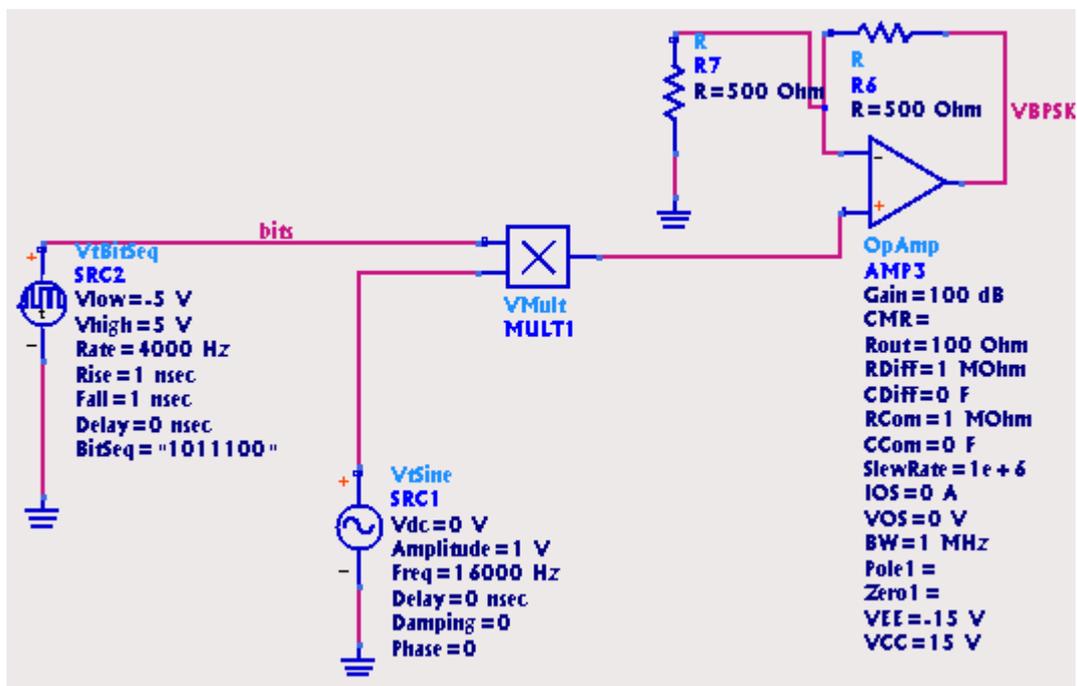


Figura 4.4. Esquema do circuito modulador BPSK para uma sequência de bits com sinalização polar.

Os amplificadores nas saídas de ambos os moduladores servem para elevar o nível de tensão do sinal que se deseja transmitir. Como explicado nos capítulos

anteriores, a rede elétrica está tomada por várias formas de ruído, além de atenuar bastante os sinais. O amplificador do modulador BPSK da Figura 4.4 é do tipo não inversor pois o somador inversor (que precedia o amplificador inversor no primeiro modulador) foi eliminado do circuito. O seu ganho é dado por:

$$A_v = \left(1 + \frac{R_2}{R_1}\right) \quad (19)$$

Quando as duas resistências do amplificador não inversor são iguais, o sinal modulado recebe um ganho de 2 V/V. O resultado está ilustrado na Figura 4.5.

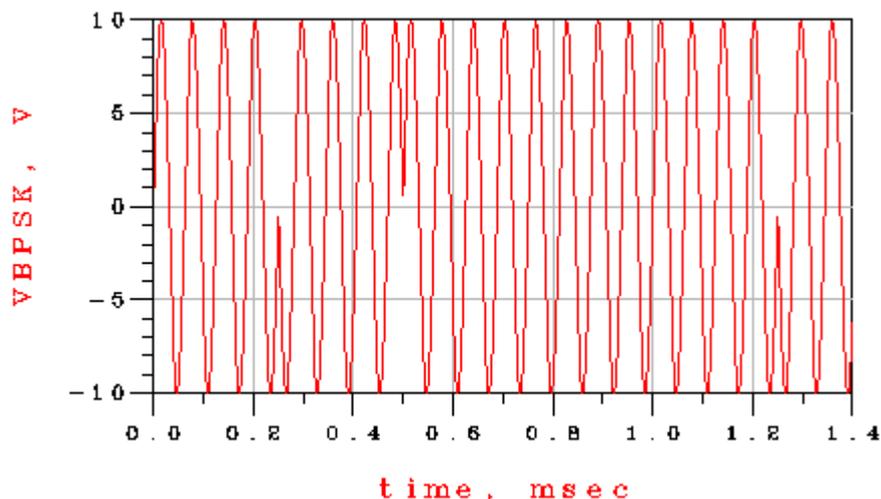


Figura 4.5. Sinal modulado BPSK gerado pelo circuito da Figura 4.4.

A Figura 4.6 ilustra um circuito simples capaz de converter uma sequência de bits ON-OFF em uma sequência polar. O amplificador operacional subtrai 1 V do sinal ON-OFF e depois amplifica a diferença. Os bits '0', agora negativos, assumem o valor da alimentação negativa (-15 V), enquanto os bits '1' são arredondados para o valor da alimentação positiva (15 V). Ambos são reduzidos a aproximadamente 5 V pelo divisor resistivo, gerando o sinal da Figura 4.7.

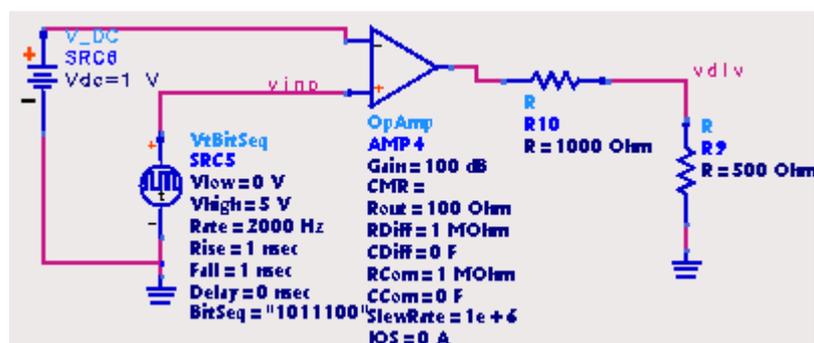


Figura 4.6. Circuito capaz de converter bits ON-OFF em bits polares.

Os circuitos de acoplamento do transmissor e do receptor à rede elétrica podem ou não ser construídos com transformadores. A presença de transformadores nos circuitos de acoplamento, além da isolação galvânica, também serve para limitar, através da saturação, os sinais oscilantes oriundos da rede (COSTA, 2012).

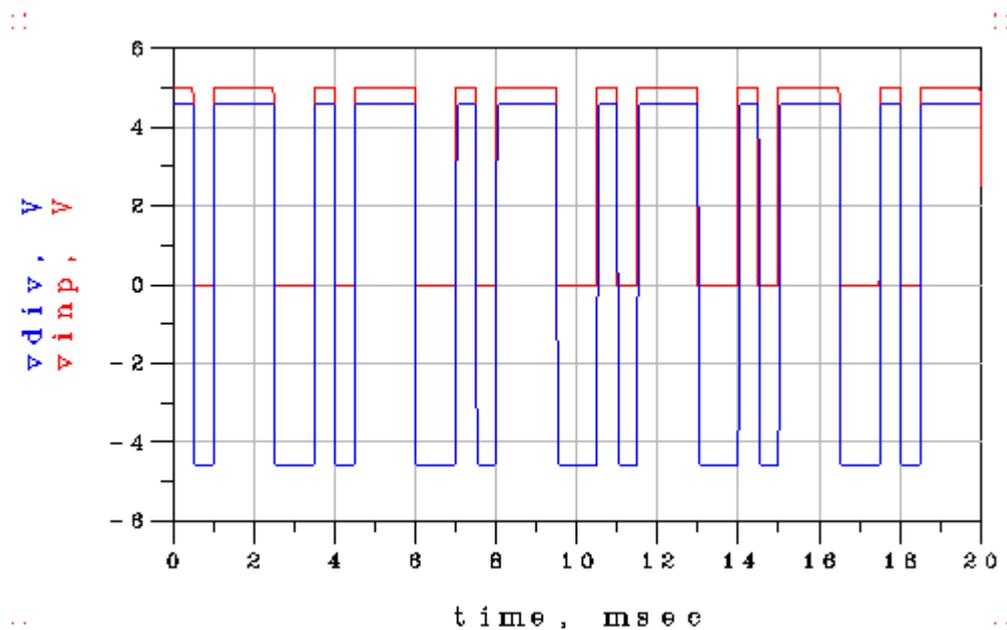


Figura 4.7. Sequências de bits ON-OFF (azul) e polar (vermelha).

Caso se escolha trabalhar com um transformador, é preciso observar ao menos cinco características (COSTA, 2012):

- Resposta em frequência;
- Relação de transformação;
- Densidade de fluxo no núcleo;
- Corrente e tensão de funcionamento máximas nos terminais;
- Material de fabricação do núcleo.

A escolha adequada da relação de espiras do transformador é importante devido à adaptação de impedâncias que ele realiza. Se houver uma carga de impedância Z_1 conectada à rede, o transmissor enxergará uma carga de

$$Z_2 = Z_1 \left(\frac{N_1}{N_2} \right)^2 \Omega \quad (20)$$

É importante observar a densidade de fluxo do transformador para evitar a sua saturação. Para entender o porquê basta lembrar que o sinal de comunicação não é o único que vai passar pelo transformador. Ele também dará passagem a um sinal residual de 60 Hz, que, apesar de ser atenuado pelo capacitor de acoplamento, ainda pode induzir um fluxo significativo, dado por

$$\varphi = v/f \quad (21)$$

Em que v é a amplitude da componente do sinal de 60 Hz após passar pelo capacitor de acoplamento e f é a sua frequência. A densidade de fluxo total (soma das contribuições do sinal de comunicação e do sinal de 60 Hz atenuado) em um transformador linear é dada por:

$$B = \frac{1}{AN_1} \int_{t_1}^{t_2} v_1 dt \quad (22)$$

Em que A é a área do trafo, N_1 é a quantidade de espiras do enrolamento do primário e v_1 é a tensão nos terminais do primário, composto pelo sinal de comunicação e pelo sinal de 60 Hz.

O modelo simplificado do transformador não-ideal está ilustrado na Figura 4.8. Ele é composto por um ramo de magnetização (em paralelo, R_p e L_M) e perdas nos enrolamentos (R_S , R_P , L_{LP} e L_{LS}), além do trafo ideal. Se o número de espiras dos dois enrolamentos for aumentando até certo ponto, mantendo a relação de espiras constante, a indutância de magnetização L_M , normalmente alta, refletida ao secundário aumentará de tal maneira que o fluxo de corrente que percorre o ramo de magnetização será pequeno se comparado ao fluxo de corrente que percorre as indutâncias de *leakage*, L_{LP} e L_{LS} , das bobinas. Portanto, pode-se desconsiderar o ramo de magnetização (a resistência é elevada) e as resistências das bobinas, que são muito pequenas, reduzindo o modelo do transformador ao trafo ideal e a uma simples indutância.

Se a carga conectada à rede for equivalente a uma resistência de 50Ω , e a relação de espiras for de 1:1, um capacitor de bloqueio e uma indutância complementar podem ser conectados ao secundário do transformador, formando um filtro passa-faixa centrado em 100 kHz, com um fator de qualidade específico. O primeiro passo é descobrir a indutância de *leakage* total do transformador. Em seguida, o fator de qualidade e a frequência central desejados devem ser utilizados para calcular o valor de indutância necessário, através da equação

$$L = \frac{RQ}{\omega_o} \quad (23)$$

Caso a indutância L seja diferente da indutância do trafo, um indutor adicional pode ser conectado ao transformador, visando alcançar o valor necessário. Por fim, calcula-se o valor do capacitor de bloqueio que fornecerá a frequência central desejada:

$$C = \frac{1}{L\omega_o^2} \quad (24)$$

A Figura 4.9 ilustra um circuito de acoplamento com transformador. Ele foi projetado para ter um fator de qualidade de 2 e uma frequência central de 100 kHz. A relação entre a frequência central e o fator de qualidade é,

$$BW = \frac{\omega_o}{Q} \quad (25)$$

O que corresponde à largura de banda (BW), de 50 kHz, o suficiente para abarcar o primeiro lóbulo do sinal modulado das simulações feitas anteriormente. A resposta em frequência do circuito de acoplamento está ilustrada na Figura 4.10.

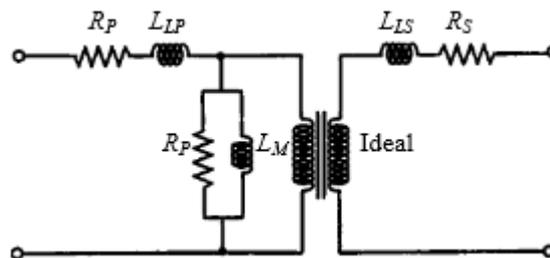


Figura 4.8. Modelo simplificado de um transformador não-ideal (RENSBURG, 2003).

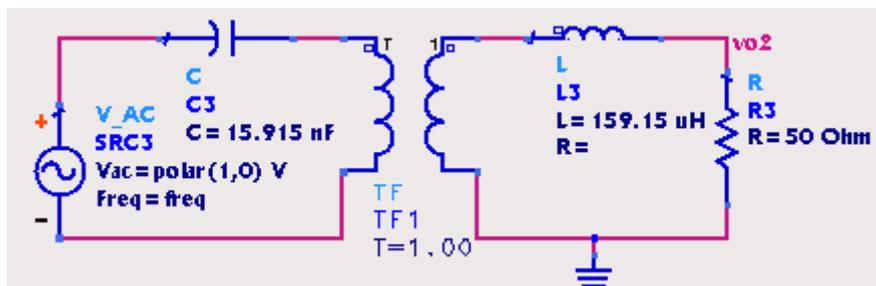


Figura 4.9. Circuito de acoplamento com uma indutância e uma capacitância adicionais.

O amplificador do receptor pode ser conectado à saída do seu circuito de acoplamento. Ele pode ser do tipo não inversor, descrito anteriormente. Assim, o último circuito a ser elaborado é o demodulador BPSK.

É sabido que, para realizar a demodulação BPSK, é preciso multiplicar a portadora original pelo sinal BPSK recebido e depois realizar uma filtragem para eliminar as harmônicas de alta frequência do sinal. Porém, a simulação não levou em consideração algo muito importante: o canal provoca um defasamento no sinal modulado. E o processo de demodulação BPSK síncrono só funciona quando a portadora está em sincronismo com o sinal modulado.

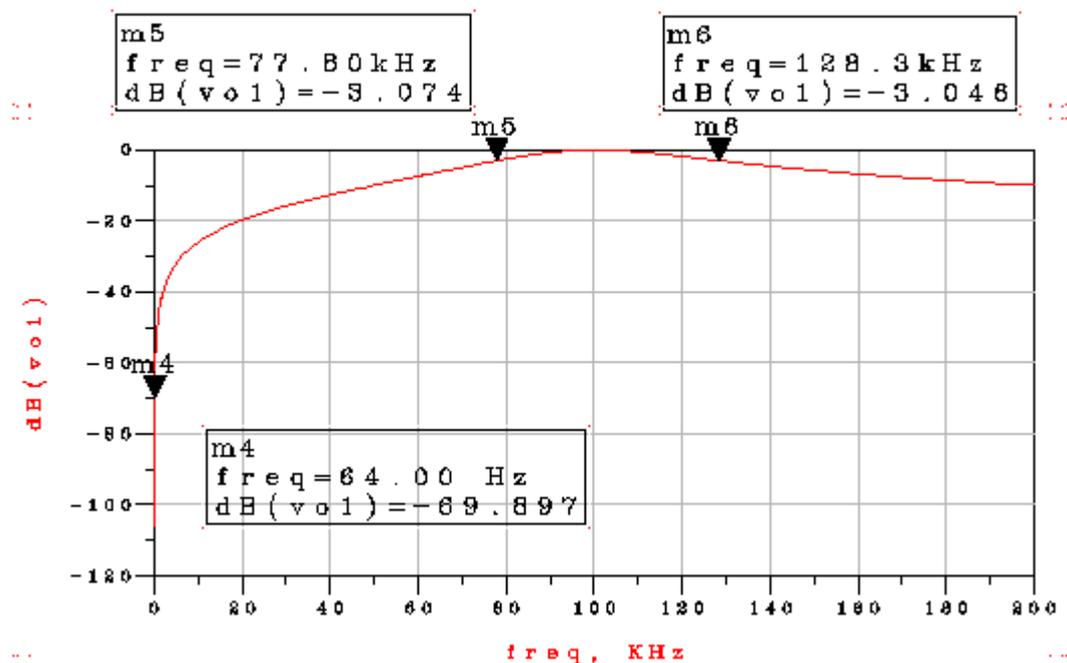


Figura 4.10 Resposta em frequência do circuito de acoplamento.

Para sincronizar a portadora e o sinal modulador é preciso utilizar um circuito PLL. O nível da portadora que faz parte do espectro do sinal modulado BPSK, quando ela existe, é muito pequeno. Então, o PLL precisa recuperar a portadora e depois sincronizá-la com o sinal modulado. Um sistema capaz de fazê-lo é aquele conhecido como *Costas loop*, ilustrado na Figura 4.11.

O *Costas loop* recebe o sinal modulado,

$$m(t)\cos(\omega_o t) \quad (26)$$

e o multiplica pelas saídas original e defasada (90°) de um oscilador controlado por tensão (VCO – *Voltage Controlled Oscillator*). A saída de cada multiplicador é injetada em um filtro passa-baixa que deixe passar apenas os sinais de banda base,

$$m(t)\cos(\theta) \text{ e } m(t)\sin(\theta). \quad (27)$$

O passo seguinte é multiplicar os sinais de banda base, gerando o sinal

$$\frac{1}{2}m^2(t)\text{sen}(2\theta). \quad (28)$$

Um filtro passa-baixa de banda estreita, capaz de selecionar apenas a componente DC do sinal (28), é então usado para gerar o sinal de entrada do VCO. A nova saída do VCO é multiplicada novamente pelo sinal recebido e o ciclo se repete até que o sincronismo seja alcançado e o sinal seja demodulado com perfeição.

Ambos os filtros podem ser do tipo FIR de alta ordem. O passa-baixa de banda estreita, em especial, deve ser extremamente seletivo, pois o sinal de controle do VCO é do tipo DC. A implementação do *Costasloop*, incluindo todos os filtros pode ser feita em FPGA (*Field-Programmable Gate Array*), como descrito por (YUAN, 2008).

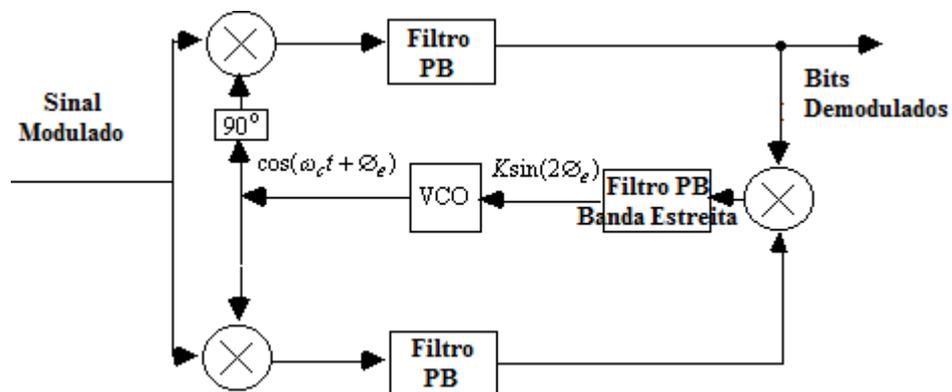


Figura 4.11. Diagrama de blocos do PLL de Costas.

5 RESULTADOS

O sinal modulado BPSK após sofrer a atenuação e ser somado aos três sinais de ruído bem como o seu espectro estão ilustrados na Figura 5.1. Apesar de o sinal no tempo ser praticamente irreconhecível, o seu espectro ainda conserva a forma original, indicando que ele é recuperável. Então, antes de passar para a etapa de multiplicação pela portadora, é importante amplificar o sinal recebido. A etapa de amplificação pode ser simulada como um produto por 10 (ganho), sem a adição de mais ruído.

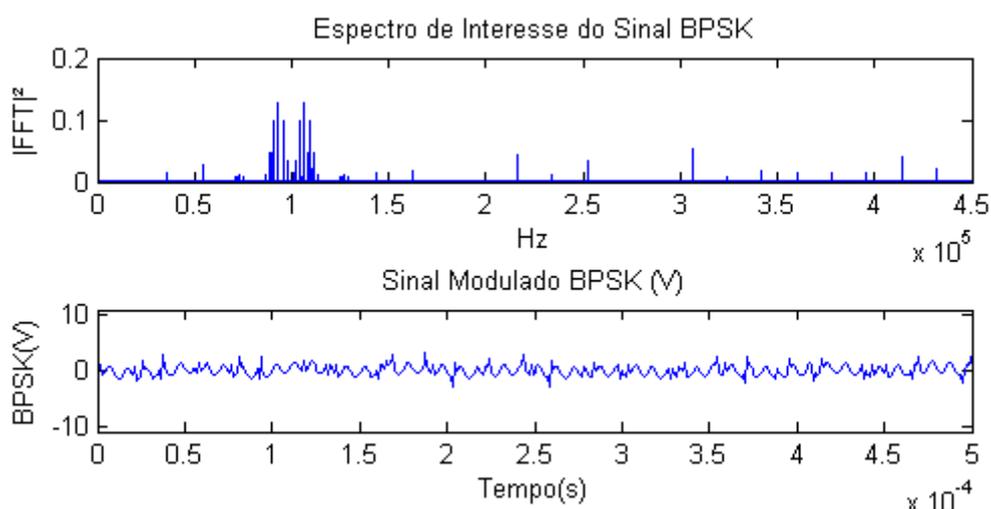


Figura 5.1. Sinal modulado BPSK atenuado e somado aos sinais de ruído e o seu espectro.

Os passos do processo de demodulação, após a amplificação, são os mesmos do capítulo 3. O sinal de mensagem demodulado está ilustrado nas Figuras 5.2 (FIR 1) e 5.3 (FIR 2). É perceptível a distorção provocada pelo ruído. Uma ondulação com frequência próxima à taxa de bits, em que as harmônicas são menos significativas, distorce praticamente todos os bits. A melhor solução é utilizar o filtro FIR 2, que atenua mais o segundo lóbulo e a extremidade do primeiro lóbulo, região do espectro na qual está situada a harmônica problemática.

A Figura 5.4 ilustra o sinal de mensagem regenerado por *threshold*. O sinal em azul é o recuperado pelo FIR 1, e o verde é aquele recuperado pelo FIR 2.

Se o processo de demodulação for aplicado a um sinal modulado DSSS atenuado e contaminado por ruído, o sinal regenerado (ilustrado na Figura 5.5) sofrerá uma distorção menor, apesar da grande distorção nos primeiros bits. Essa distorção nos primeiros bits só ocorreu nos sinais DSSS.

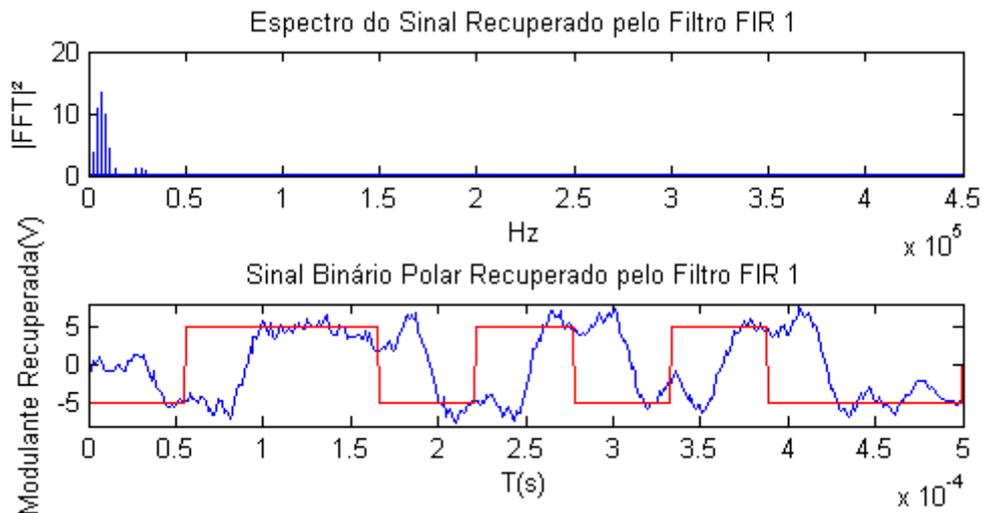


Figura 5.2. Sinal binário polar original (vermelho), sinal binário polar extraído do sinal BSPK com ruído (azul) pelo filtro FIR 1 e o seu espectro.

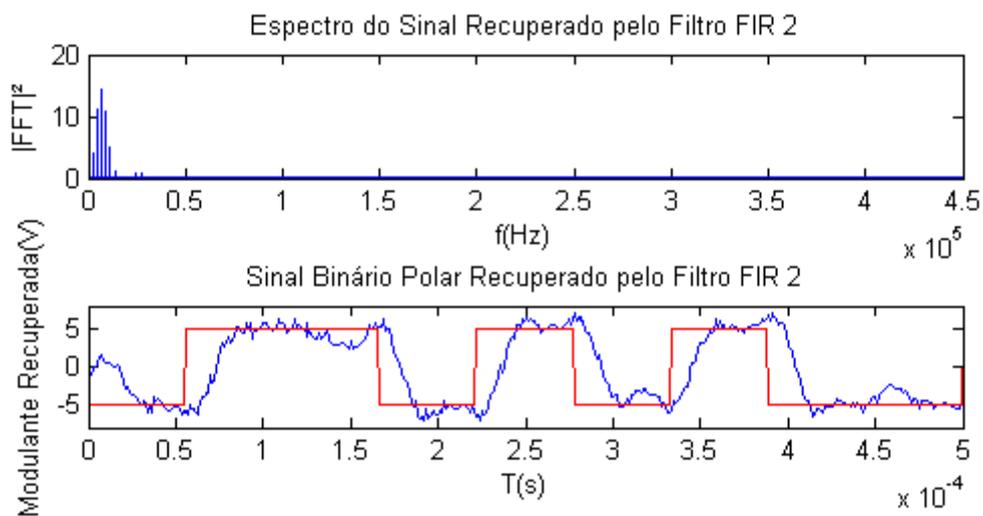


Figura 5.3. Sinal binário polar original (vermelho), sinal binário polar extraído do sinal BSPK com ruído (azul) pelo filtro FIR 2 e o seu espectro.

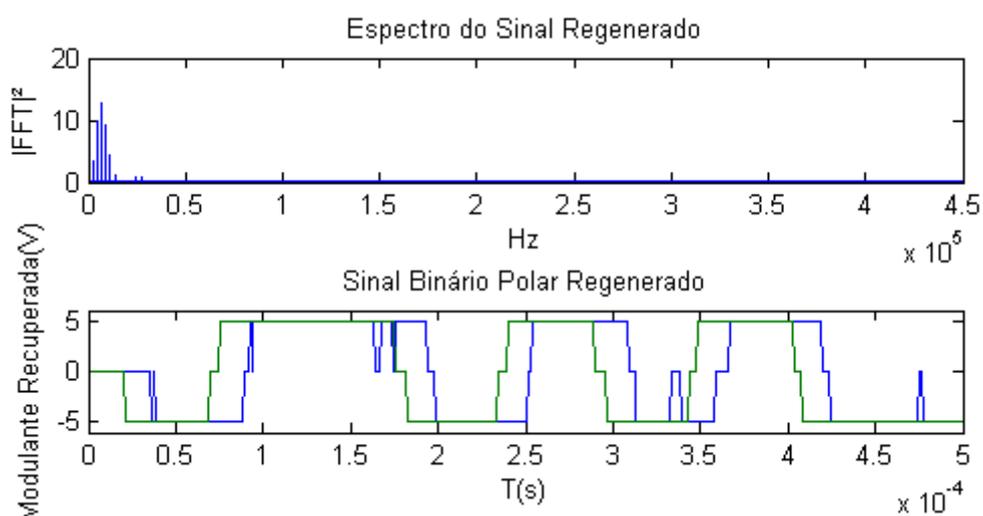


Figura 5.4. Sinal binário polar regenerado (do BSPK com ruído) através de detecção por $threshold(2 V)$.

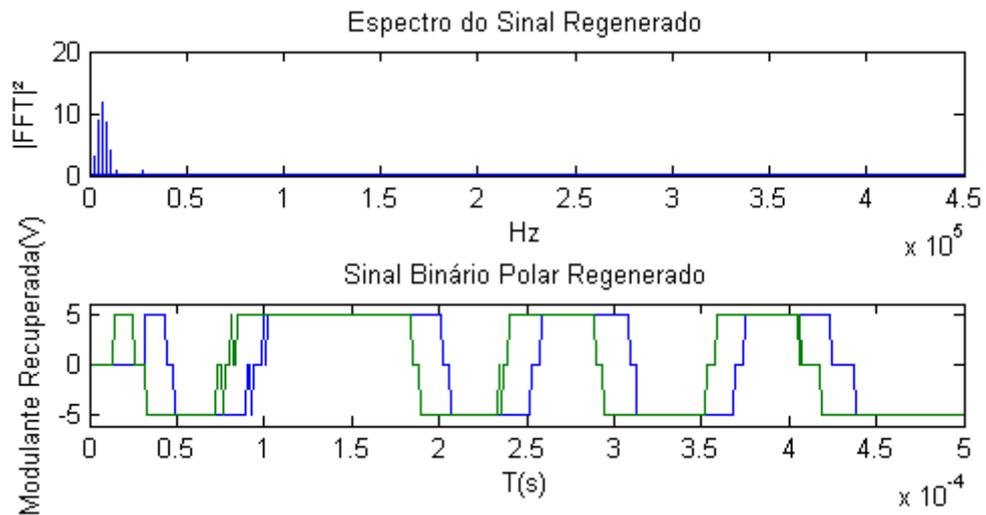


Figura 5.5. Sinal binário polar regenerado (do DSSS com ruído) através de detecção por *threshold*(2 V).

6 CONCLUSÃO

Neste trabalho foram expostos os resultados de simulações de um sistema PLC com e sem ruído. Os resultados (desempenho do sinal digital em um meio ruidoso e de forte atenuação foram bastante satisfatórios). As pesquisas realizadas durante a elaboração do trabalho proporcionaram um grande aprendizado acerca das modulações digitais, sinalizações, da simulação de sistemas em MATLAB e desenvolvimento de circuitos para comunicações (de baixa frequência).

Os modelos apresentados ainda precisam ser aperfeiçoados, para incluir outras técnicas de modulação, sinalização e criptografia, além de variedades de ruído, com níveis mais realistas. É interessante que a taxa de erro de bits (BER) também seja calculada automaticamente. Os circuitos sugeridos e o seu comportamento sinérgico também precisam ser testados na prática. Para isso, é interessante ter em mãos modelos mais realistas da rede elétrica e dos transformadores que se deseja utilizar na prática.

BIBLIOGRAFIA

CORTES, J.A.; CERDA, M.; DIEZ, L.; CANETE, F.J. *Analysis of the periodic noise on in-vehicle broadband power line channels*. 16th IEEE International Symposium on Power Line Communications and Its Applications (ISPLC), 2012.

COSTA, Luís Guilherme da Silva. *Circuitos de Acoplamento para Transceptores PLC (Power Line Communications)*. Dissertação de Mestrado apresentada em 2012. Universidade Federal de Juiz de Fora (UFJF).

GUIMARÃES, DayanAdionel. SOUZA, Rausley Adriano Amaral. *Transmissão Digital – Princípios e Aplicações*. Editora Érica. Ed. 1ª. 2012.

KATAYAMA, Masaaki; YAMAZATO, Takaya; OKADA, Hirako. *A Mathematical Model of Noise in Narrowband Power Line Communication Systems*. IEEE Journal on Selected Areas in Communications, Vol. 24, No. 7, July 2006.

LATHI, B. P. *Modern Digital and Analog Communication Systems*. Editora Oxford. 2ª Ed. 1989.

MLYNEK, P.; KOUTNY, M. e MISUREC, J. *Power Line Modelling for Creating PLC Communication System*. International Journal of Communications, Issue 1, Volume 4, 2010. Disponível em: <http://www.naun.org/multimedia/NAUN/communications/19-370.pdf>. Acesso em 31/07/2013.

NASSAR, M.; Lin, J.; MORTAZAVI, Y.; DABAK, A.; KIM, I. H. e EVANS, B. L. *Local utility powerline communications in the 3-500 khz band: Channel impairments, noise, and standards*. IEEE Signal Process. Mag., vol. 29, no. 5, pp. 116-127, 2012.

NASSAR, M.; LIN, J.; MORTAZAVI, Y.; DABAKI, A.; KIM, I. H. e EVANS, L. *Local utility powerline communications in the 3-500 khz band: Channel impairments, noise, and standards*. IEEE Signal Process. Mag., vol. 29, no. 5, pp. 116-127, 2012.

NOSATO, H.; KASAI, Y.; TAKAHASHI, E.; MURAKAWA, M. *A very low-cost low-frequency PLC system based on DS-CDMA for DC power lines*. 16th IEEE International Symposium on Power Line Communications and Its Applications (ISPLC), 2012.

NUSSENZVEIG, H. Moysés. *Curso de Física Básica 2 – Fluidos, Oscilações e Ondas, Calor*. Editora Edgard Blucher. 4ª Ed. 2002.

PAGANI, P.; HASHMAT, R.; SCHWAGER, A.; SCHNEIDER, D. *European MIMO PLC field measurements: Noise analysis*. 16th IEEE International Symposium on Power Line Communications and Its Applications (ISPLC), 2012.

PAGANI, P.; HASHMAT, R.; SCHWAGER, A.; SCHNEIDER, D. *European MIMO PLC field measurements: Channel analysis*. 16th IEEE International Symposium on Power Line Communications and Its Applications (ISPLC), 2012.

PARENTE, Dante Aguiar. *Estudo de Sistemas PLC (Power Line Communication)*. Trabalho de Conclusão de Curso (TCC) apresentado em 2011. Universidade Federal do Ceará (UFC).

PARK, Chang-Un; LEE, Jae-Jo; OH, Sang-Ki; BAE, Jung-Mok; SEO, Jong-Kwan. *Study and field test of power line communication for an electric-vehicle charging system*. 16th IEEE International Symposium on Power Line Communications and Its Applications (ISPLC), 2012.

RAPPAPORT, Theodore S. *Comunicações sem Fio – Princípios e Práticas*. Editora Pearson Prentice Hall. Ed. 2ª. 2008.

RENSBURG, Petrus A. Janse Van; FERREIRA, Hendrik C. ***Coupling Circuitry: Understanding the Functions of Different Components.*** ISPLC Proceedings, 2003. Disponível em: <http://www.isplc.org/docsearch/Proceedings/2003/pdf/A5-4.pdf>. Acesso em: 07/08/2013.

SEDRA, Adel S.; SMITH, Kenneth, C. ***Microeletrônica.*** Editora Pearson Prentice Hall. Ed. 5ª. 2008.

SHAVER, Don. ***Low Frequency, Narrowband PLC Standards for Smart Grid – The PLC Standards Gap!*** Disponível em: http://cms.comsoc.org/SiteGen/Uploads/Public/Docs_Globecom_2009/6 - 12-03-09_shaver_smart_grid_panel_final.pdf Acesso em: 25/08/2013.

SUTTERLIN, Phil. DOWNEY, Walter. ***A Power Line Communication Tutorial - Challenges and Technologies.*** Echelon Corporation.

WELLING, N. ***Efficient Hardware Implementation of Power-line Transfer Functions Using FPGA's for the Purpose of Channel Emulation.*** IEEE International Symposium on Power Line Communications and Its Applications, 2011.

WENQING, L.; SIGLE, M.; DOSTERT, K. ***Channel phase distortion and its influence on PLC systems.*** 16th IEEE International Symposium on Power Line Communications and Its Applications (ISPLC), 2012.

YUAN, Huimei; HU, Xiaoguang; HUANG, Juyong. ***Design and Implementation of Costas Loop Based on FPGA.*** 3rd IEEE Conference on Industrial Electronics and Applications (ICIEA), 2008.

ZIMMERMAN, Manfred; DOSTERT, Klaus. ***An Analysis of the Broadband Noise Scenario in Powerline Networks.*** ISPLC, 2000. Disponível em: http://www.isplc.org/docsearch/Proceedings/2000/pdf/0613_001.pdf. Acesso em: 31/07/2013.

ZIMMERMAN, Manfred; DOSTERT, Klaus. ***A multipath model for the powerline channel.*** IEEE Transactions on Communications Magazine, vol. 50, no.4, pp. 553 - 559, 2002.

APÊNDICE A – PROJETO DE FILTROS DIGITAIS COM MATLAB

Filtros digitais (FIR e IIR) podem ser projetados com o auxílio da ferramenta Filterbuilder, pertencente ao MATLAB. O primeiro passo é digitar o comando *filterbuilder* na janela de comandos do MATLAB, o que fará com que surja uma janela de seleção, listando os filtros que podem ser implementados (Figura A1.1). Se a opção *Lowpass* for selecionada, a janela de parâmetros de um filtro passa-baixa aparecerá (Figura A1.2).

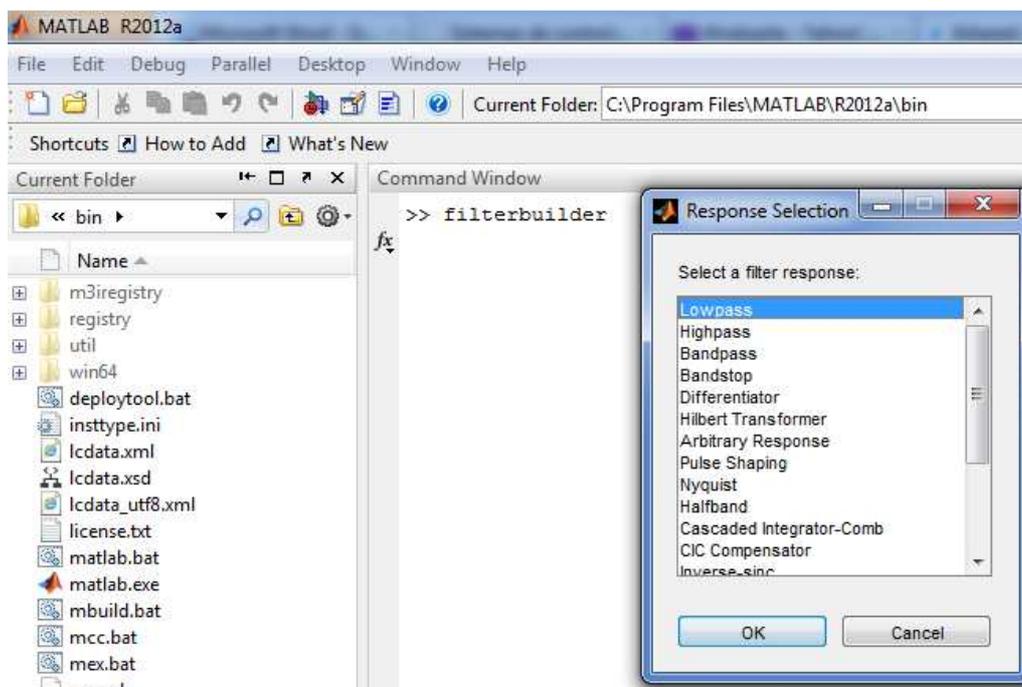


Figura A1.1: Janela de seleção da ferramenta Filterbuilder.

Vários parâmetros e técnicas de projeto de filtros podem ser escolhidos. As principais especificações do filtro são o tipo de resposta ao impulso (finita ou infinita), as especificações de amplitude (atenuação máxima na banda de passagem, A_{pass} , e a atenuação mínima na banda de bloqueio, A_{block}) e de frequência (frequência de amostragem, f_s , frequência de passagem, f_{pass} , que demarca o final da banda de passagem, e frequência de bloqueio, f_{block} , que demarca o início da banda de bloqueio), ilustradas, respectivamente, nas Figuras A1.3, A1.4 e A1.5. Além das especificações,

também é importante definir a forma de implementação (direta I, direta II, etc.) e o tipo de janela, os quais estão indicados nas Figuras A1.6.

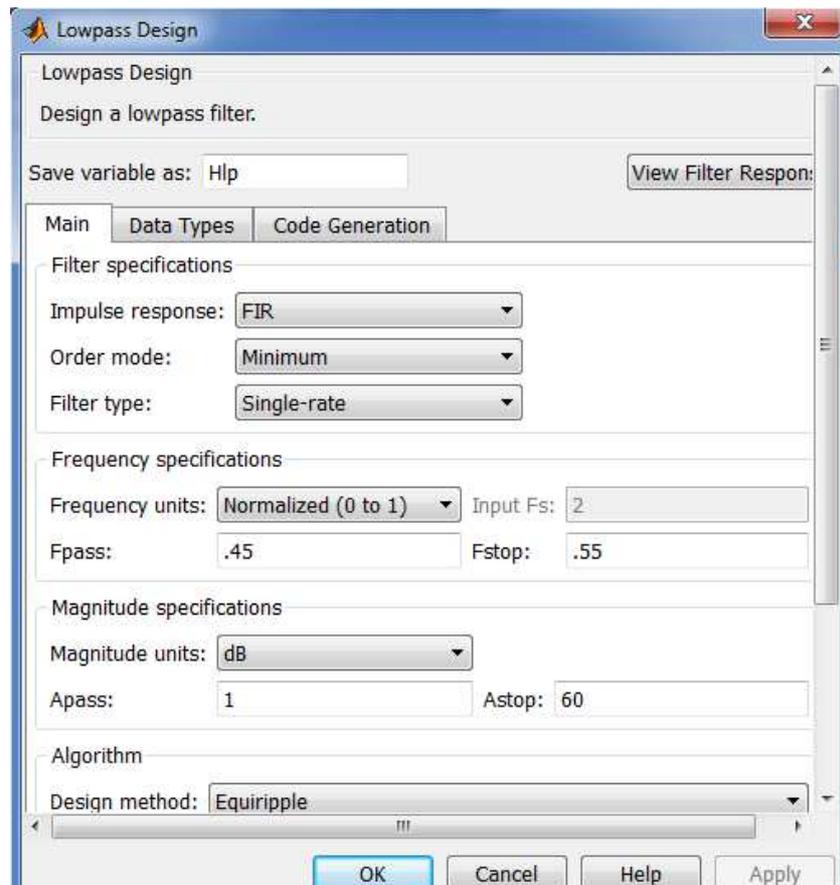


Figura A1.2: Janela de parâmetros do filtros passa-baixa.

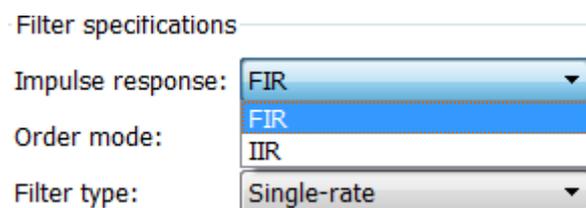


Figura A1.3: Respostas ao impulso disponíveis.

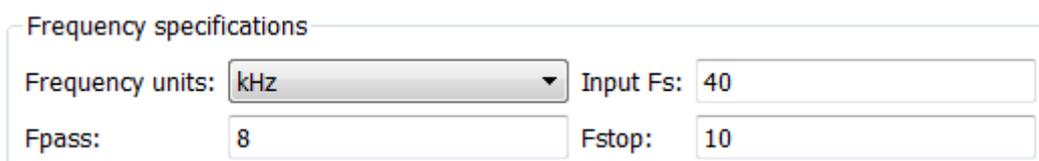


Figura A1.4: Especificações de frequência do filtro passa-baixa.



Figura A1.5: Especificações de magnitude.

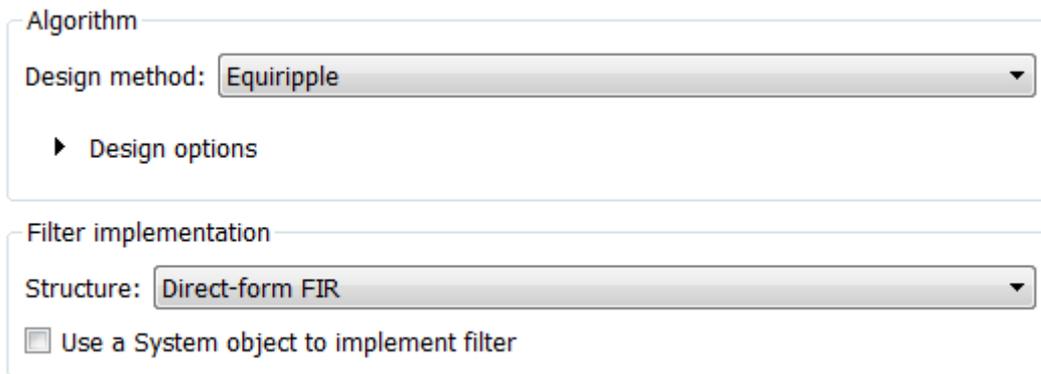


Figura A1.6: Métodos de projeto e estruturas possíveis do filtro.

Uma vez escolhidos os parâmetros do filtro, se se desejar observar a resposta em frequência de amplitude e de fase do filtro (Figura A1.7), o botão *viewfilter response*, na janela de parâmetros, pode ser pressionado. Além da resposta em frequência, as respostas ao impulso e ao degrau, o atraso de grupo, um gráfico do plano s , com polos e zeros, dentre outras coisas, podem ser observadas. Todas podem ser acessadas através do menu *Analysis* (Figura A1.8).

Uma das ferramentas do menu *Analysis* chama-se *FilterInformation*. Além de outras especificações do filtro, como as frequências de 3 e 6 dB, o custo de implementação, ou seja, a quantidade de somadores e multiplicadores necessários para implementar o filtro em questão. Em muitos projetos, conhecer o custo de implementação pode culminar no relaxamento de algumas especificações.

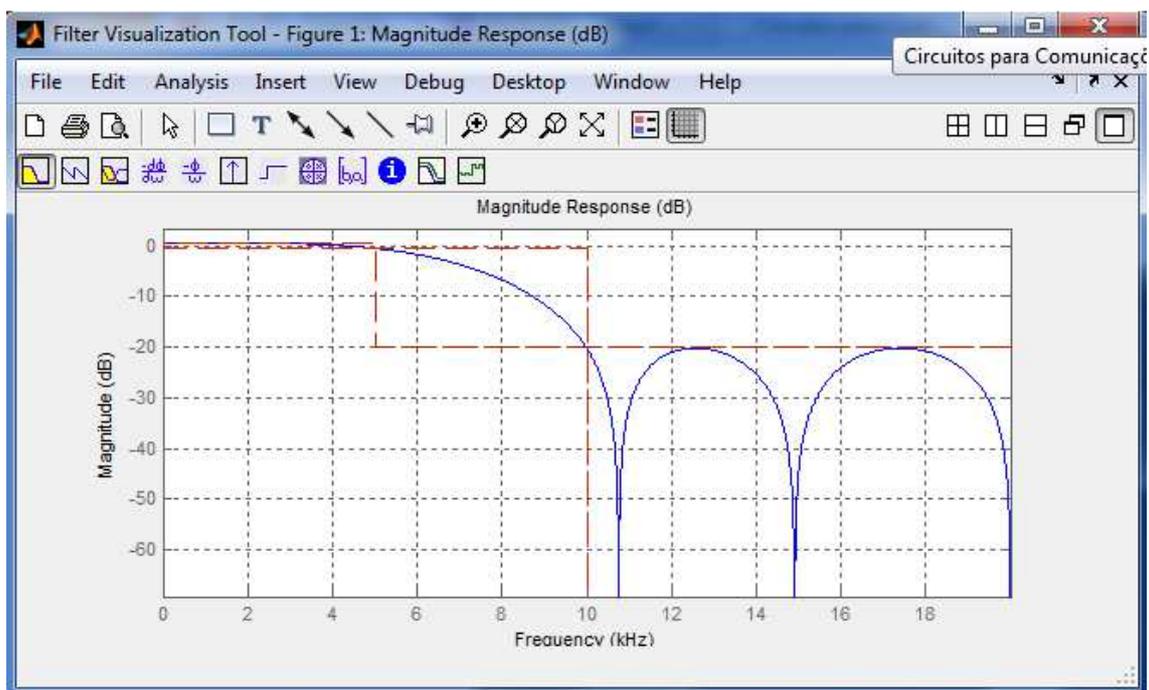


Figura A1.7: Resposta em frequência (magnitude) de um filtro passa-baixa.

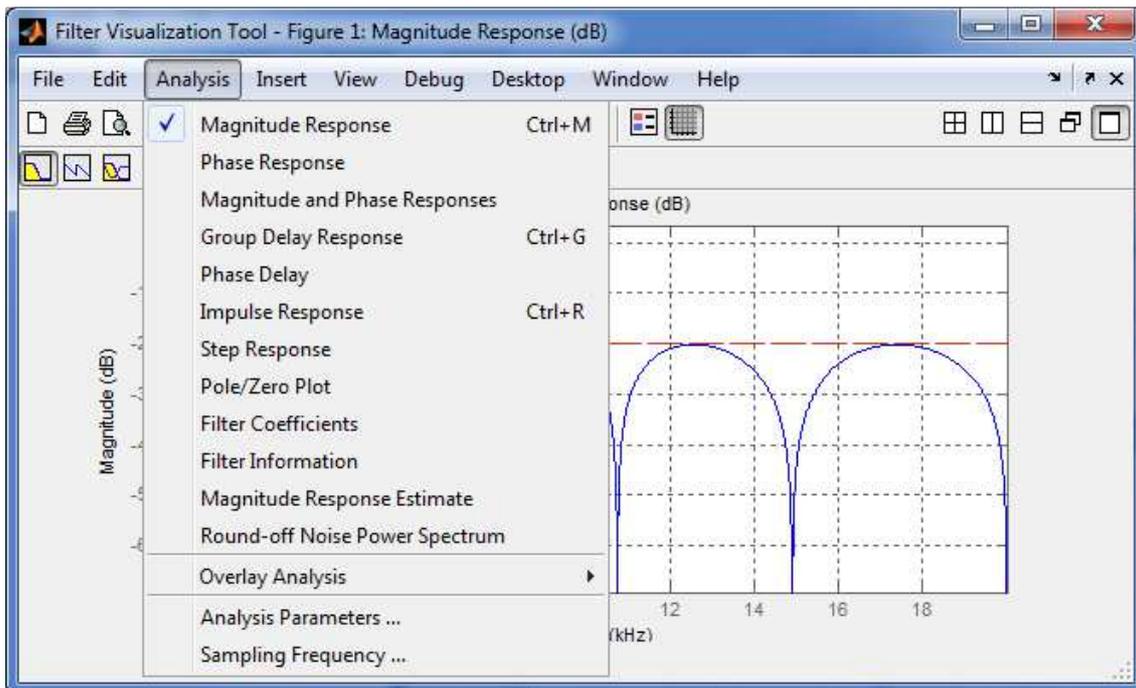


Figura A1.8: Ferramentas de análise de filtros.

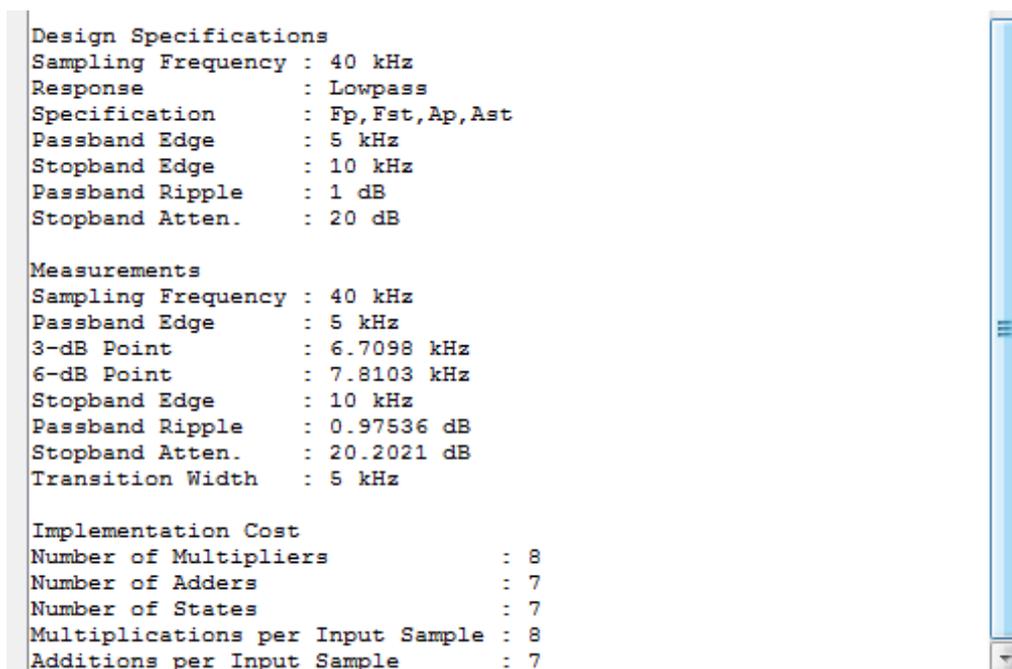


Figura A1.9: Informação do filtro.